

OpenCores SD CARD の DE0 用設計データの使い方 (2014/01/23)

ファイル一覧

- ・ nios2e_sys.v トップ回路
- ・ clk_gen.v PLL 回路
- ・ ram_32b_512w_sp.v RAM 回路
- ・ wb_ram_if.v RAM インターフェース
- ・ avalon2wb.v WishBone バスブリッジ回路
- ・ nio2e.qsys Qsys 設定ファイル
- ・ avalon2wb_hw.tcl avalon2wb.v 組み込み用 TCL コマンド
- ・ nios2e_sys.qsf ピン配置指定
- ・ de0_sd_card_sw1.c sd_card 制御用 C ソース

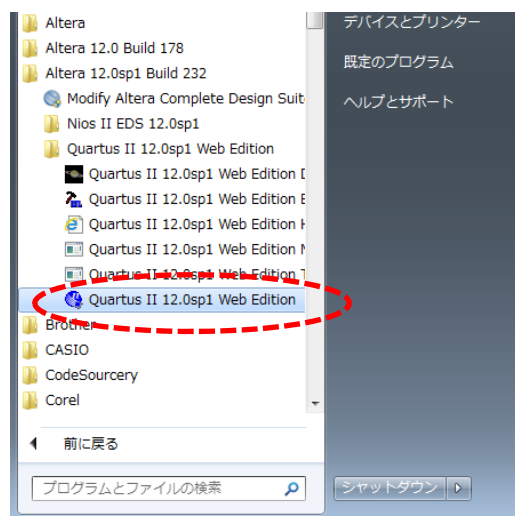
免責事項

本データの使用が原因として発生した損失や損害について、(有) ひまわり および 著作者は一切責任を負いません。著作者：横溝憲治 fpga@hmwr-lsi.co.jp

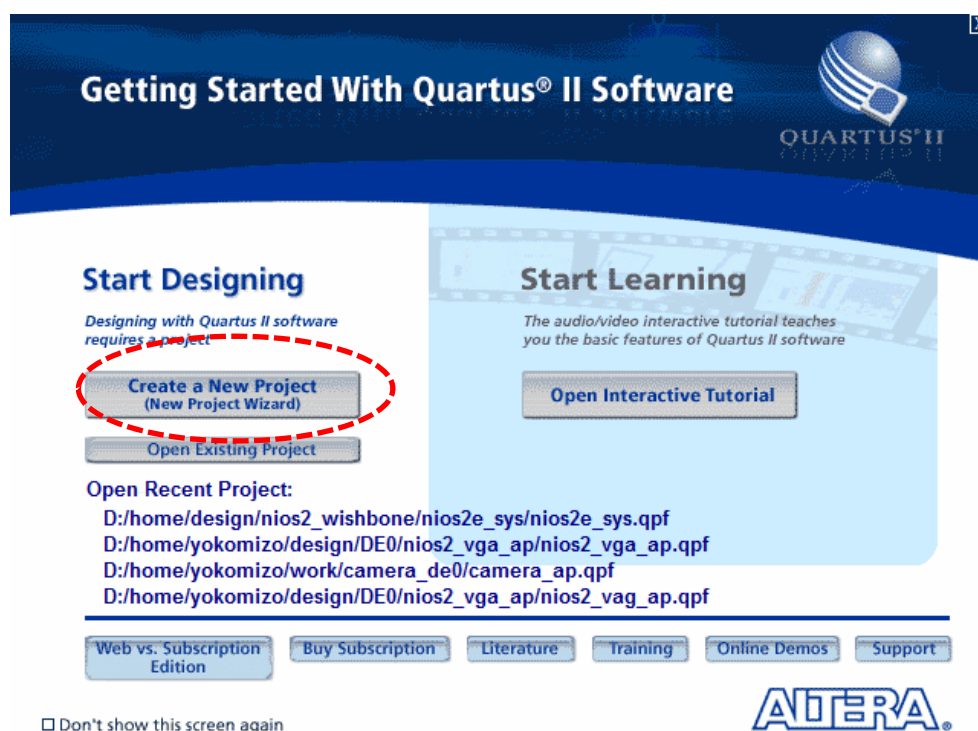
設計手順

- ・ 設計用フォルダとして sd_card/nios2e_sys を作成する
- ・ 記事のダウンロードデータを解凍した sd_card_de0_data の下にある Verilog-HDL ソースと QSF ファイルを sd_card/nios2e_sys へコピーする
- ・ SD_CARD のデータを OpenCores のサイト (<http://opencores.org/project,spimaster>) からダウンロード
- ・ ダウンロードした spimaster_latest.tar.gz を解凍する
- ・ 解凍データの spimaster/trunk/rtl/verilog の下にある Verilog-HDL ソースを sd_card/nios2e_sys へコピー
- ・ PWM のデータを OpenCores のサイト (<http://opencores.org/project,pwm>) からダウンロード
- ・ ダウンロードした pwm_latest.tar.gz を解凍する
- ・ 解凍データの pwm/trunk/RTL の下にある Verilog-HDL ソースを sd_card/nios2e_sys へコピー
- ・ Quartus II を起動します。

スタートメニューから「Altera 12.0sp1 Build 232」→「Quartus II 12.0sp1 Web Edition」→「Quartus II 12.0sp1 Web Edition」を起動する。

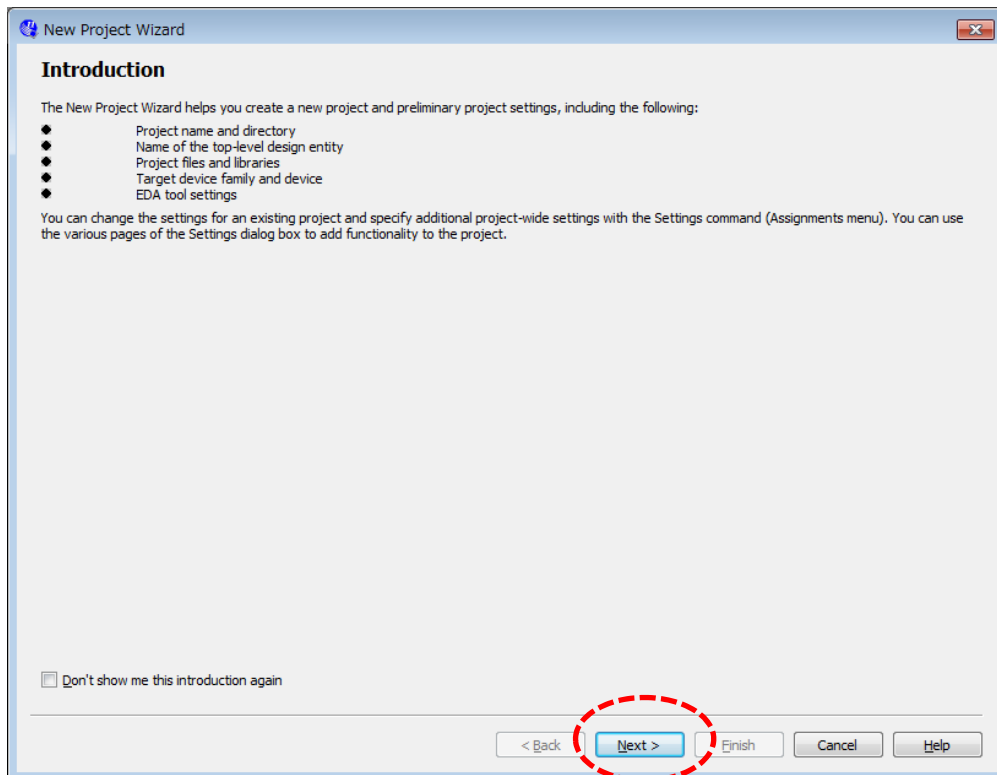


・新規設計プロジェクト作成する

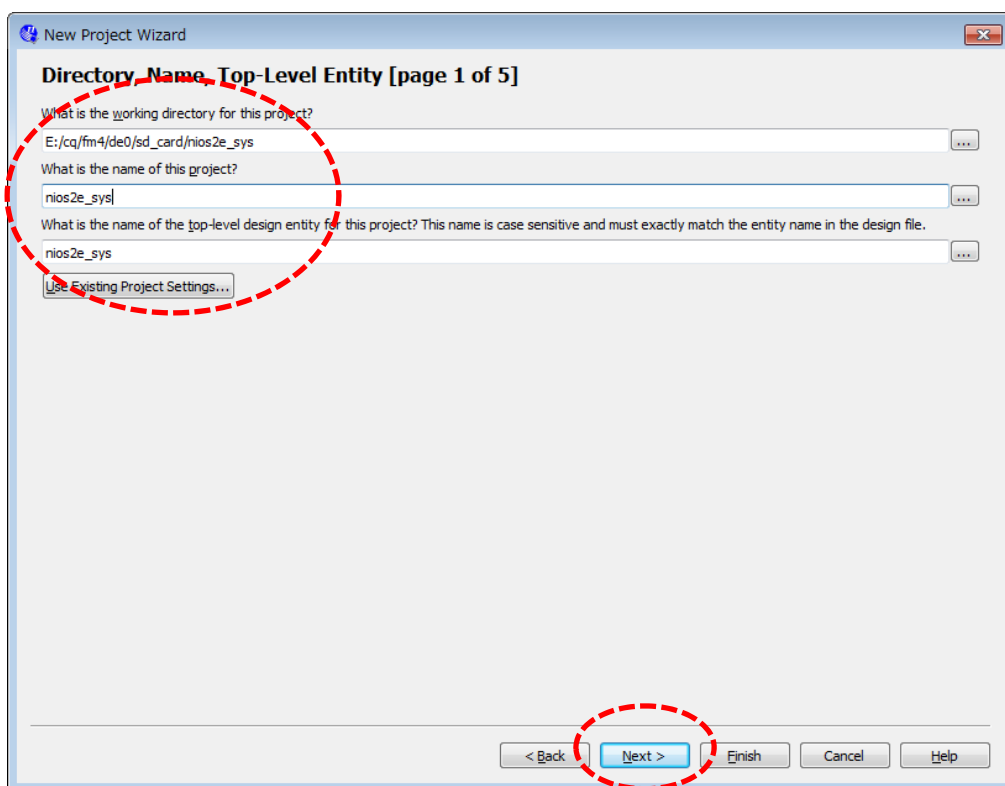


Create a New Project をクリック



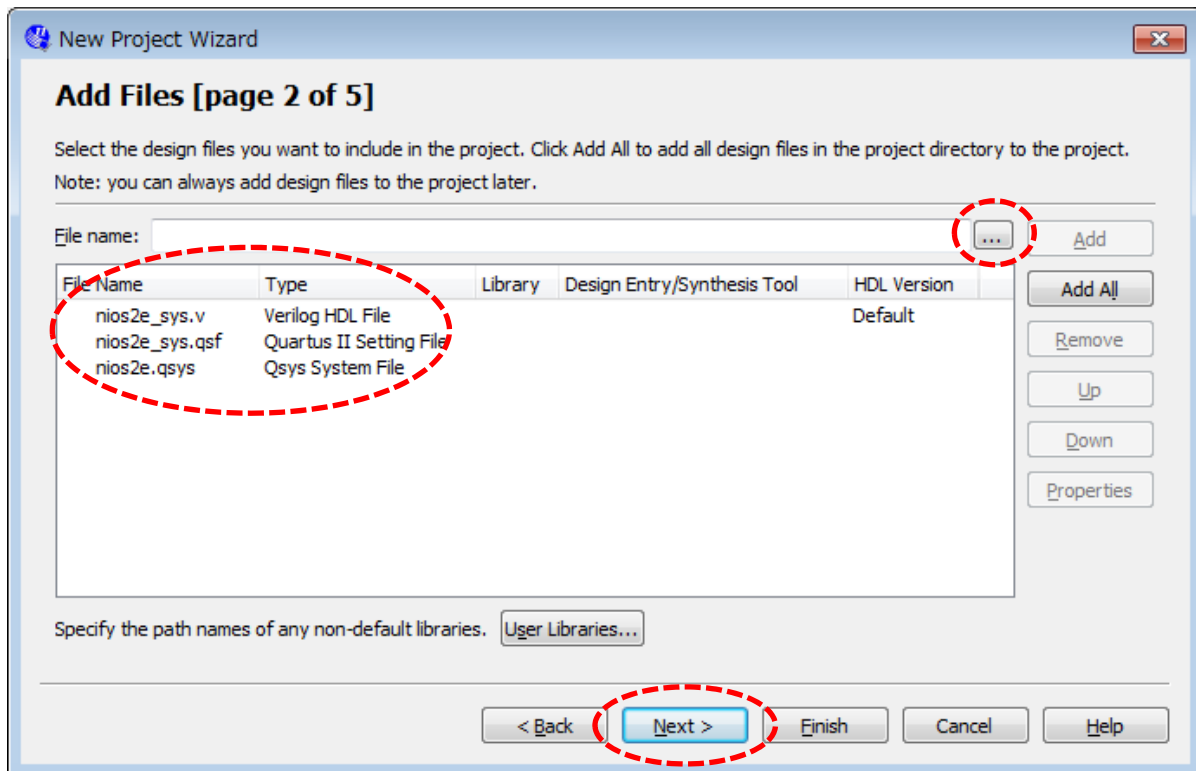


NEXT をクリック

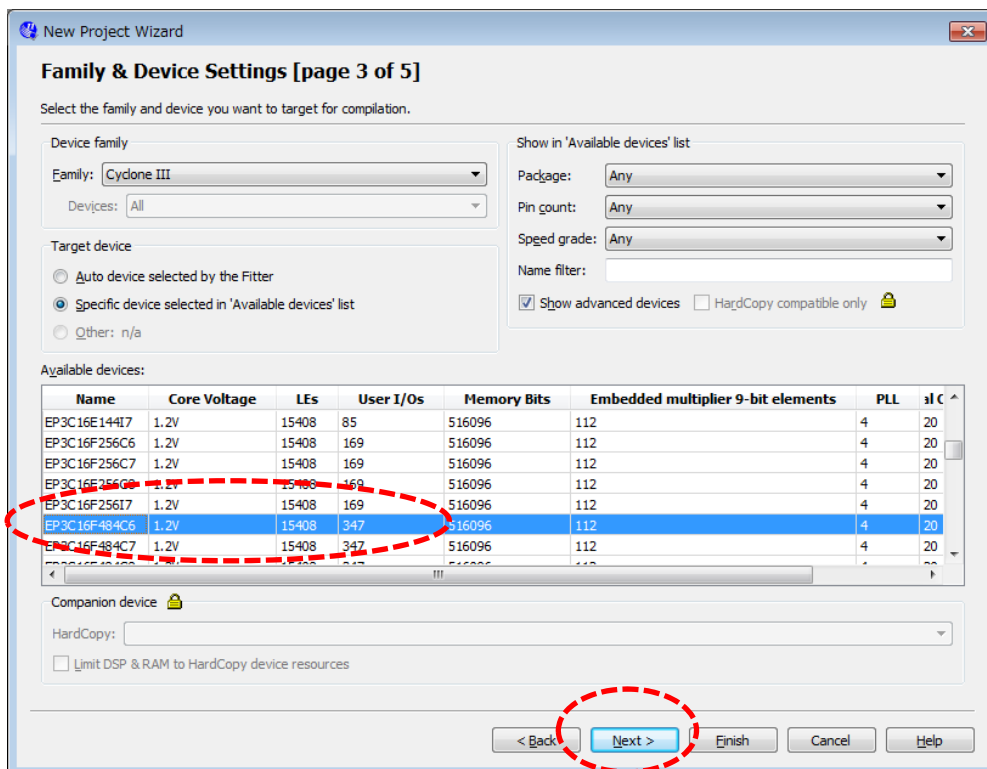


設計フォルダ : [任意]/sd_card/nio2e_sys、プロジェクト名 : nios2e_sys を指定



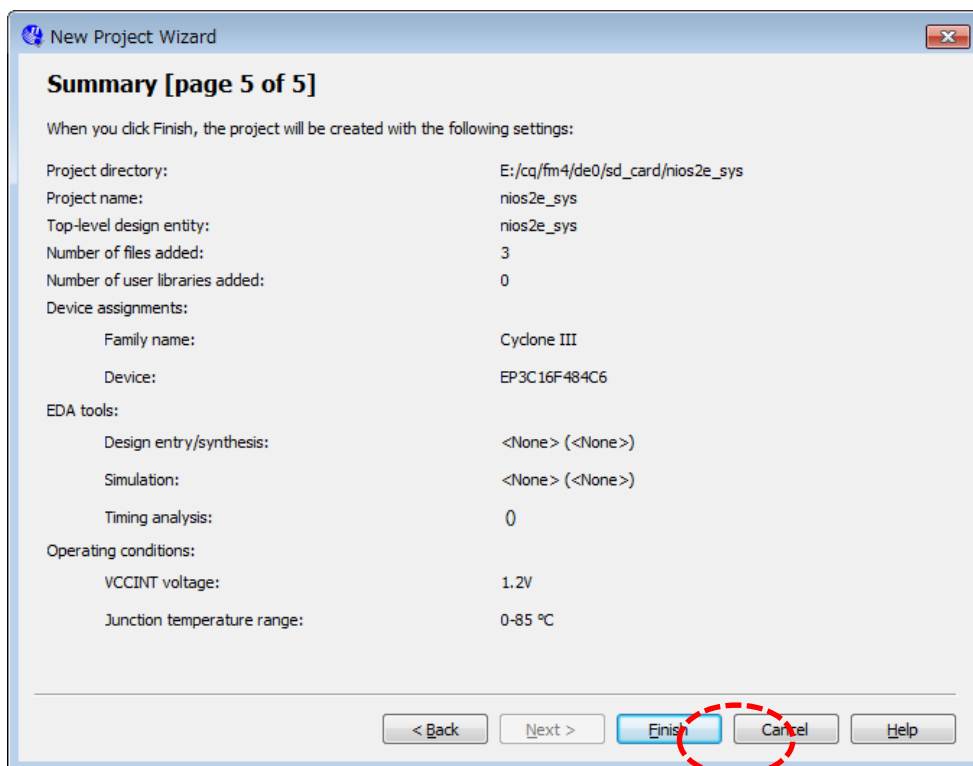
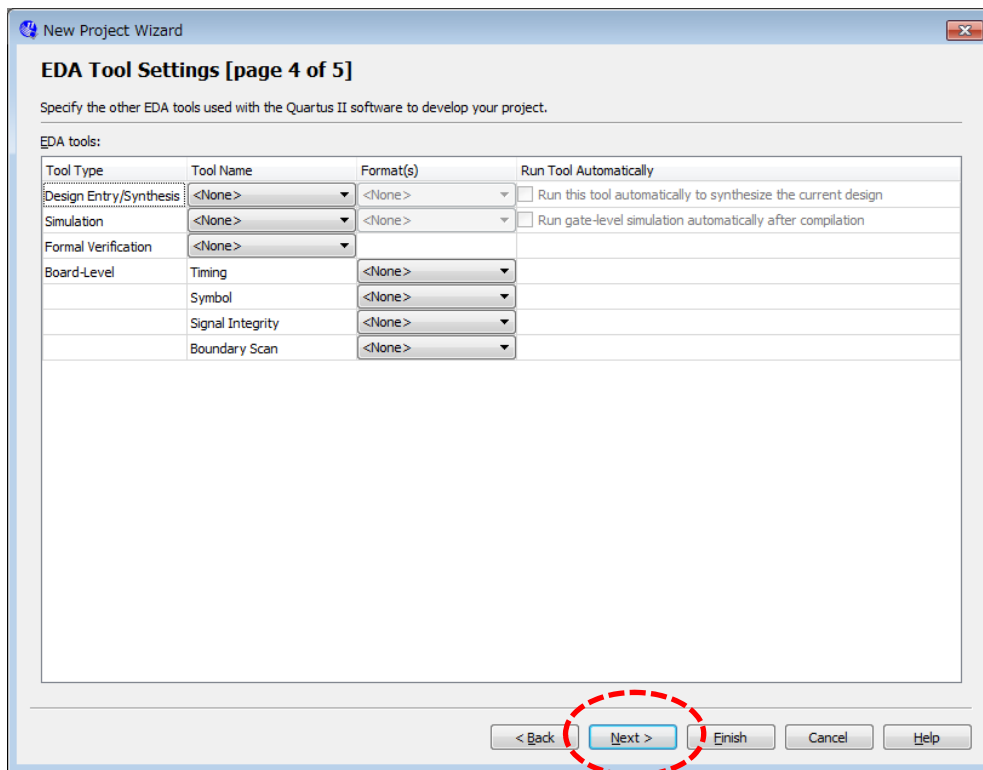


nios2e_sys.v, nios2e_sys.qsf, nios2e.qsys 設計データの追加



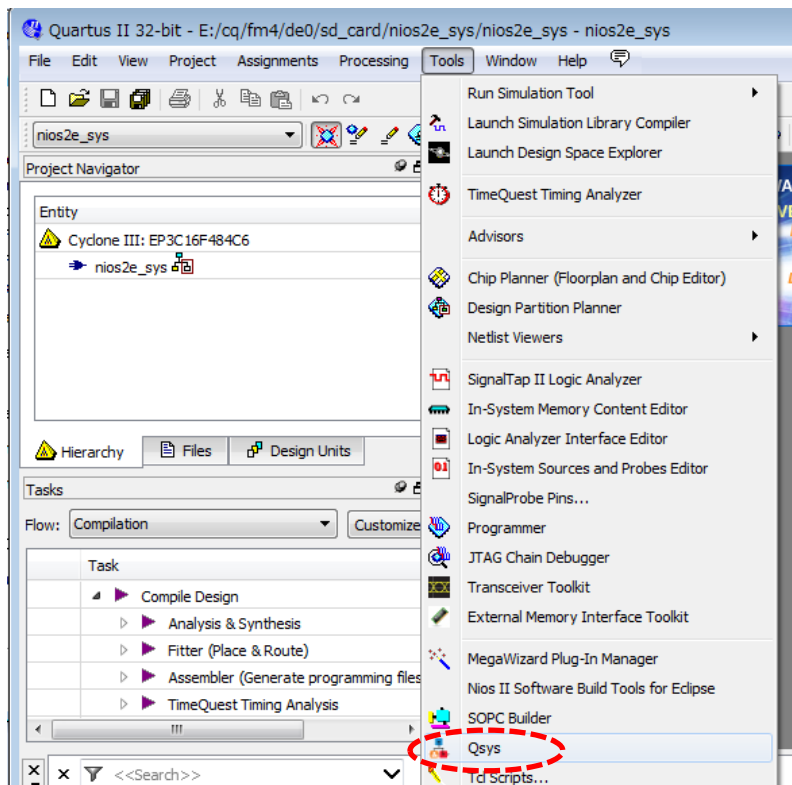
デバイスの指定、DE0 (EP3CF484C6) に合わせる



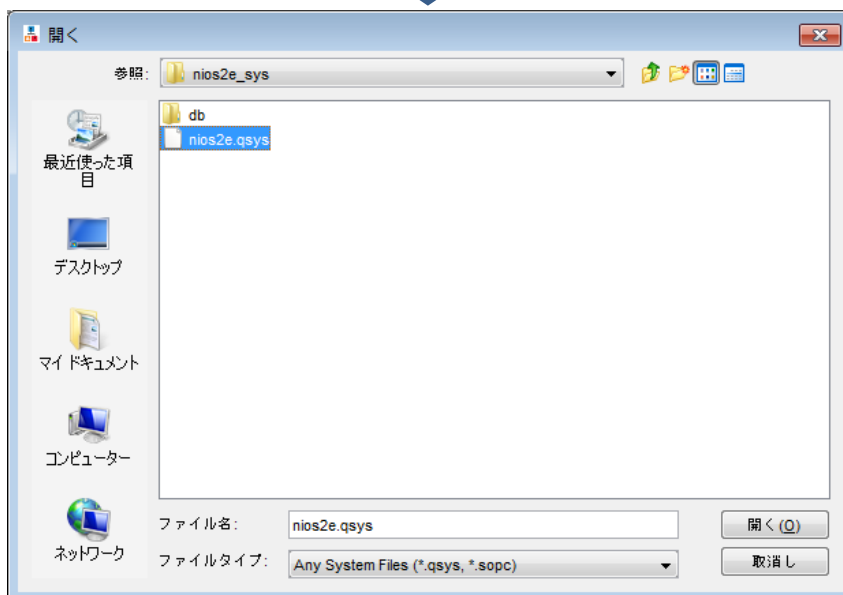


Finish をクリックでプロジェクトが作成される



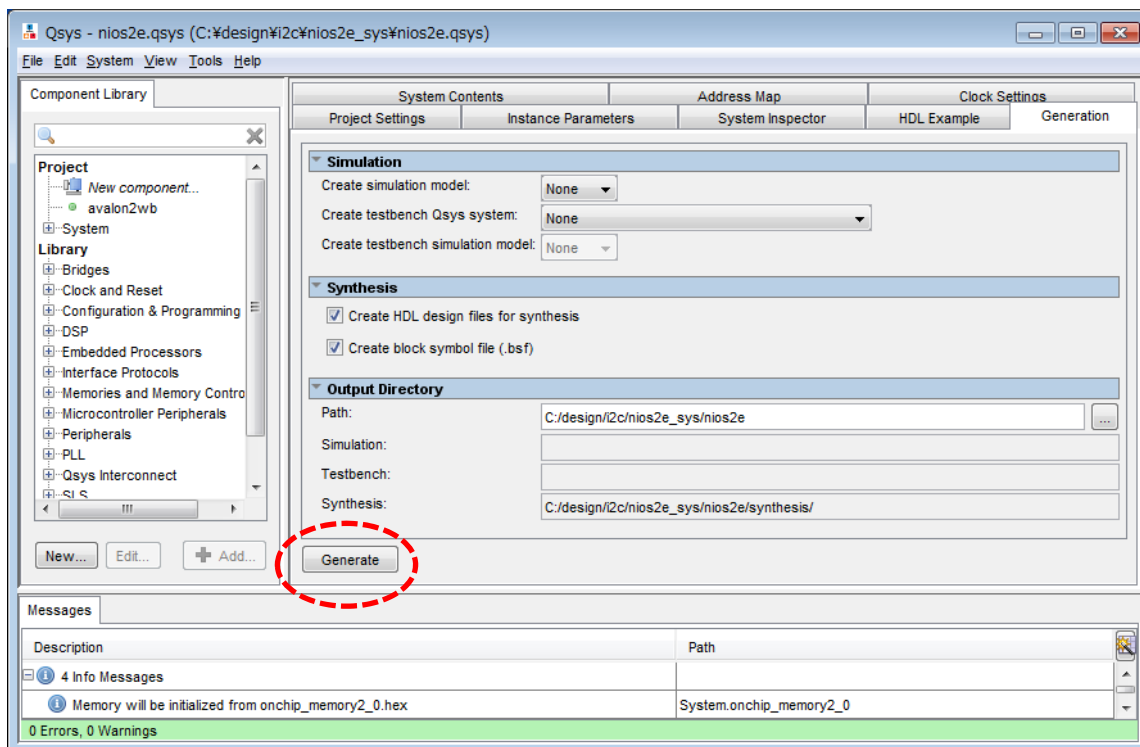


Qsys を起動、Tools→Qsys 選択

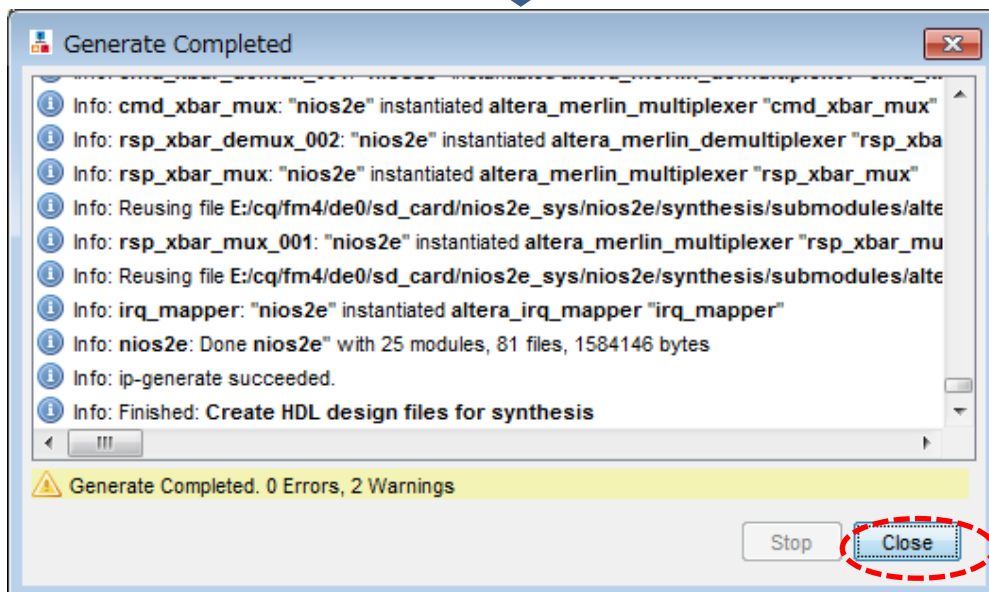


nios2e.qsys を指定



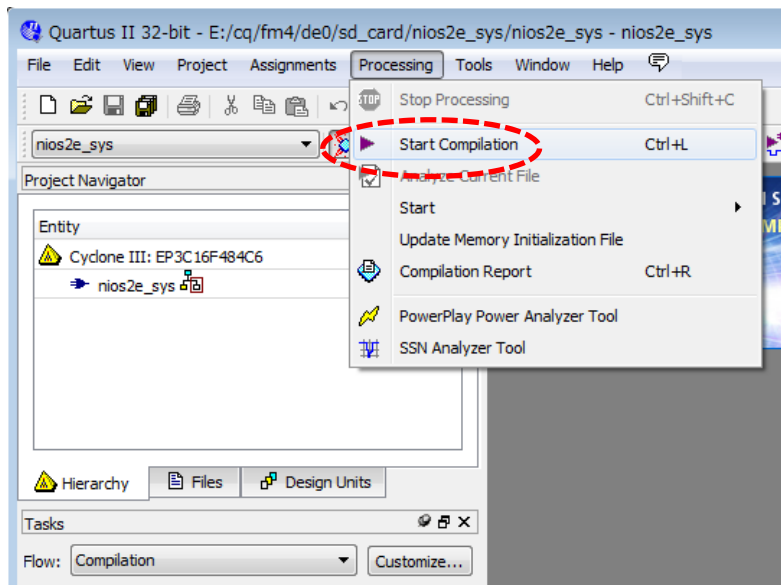


Nios II を作成



Nios II 作成完了



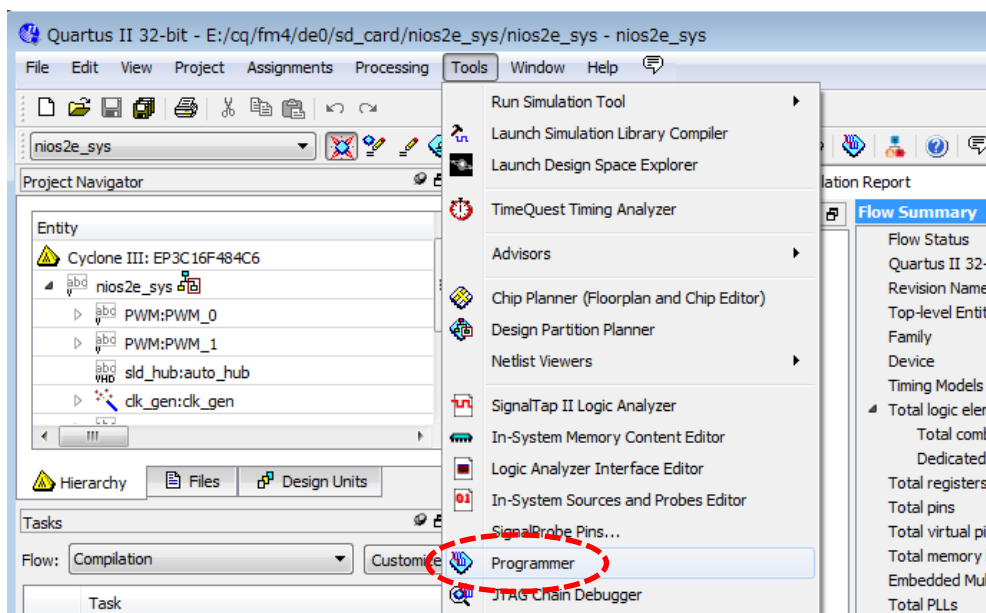


コンパイルを実施、Processing→Start Compilation



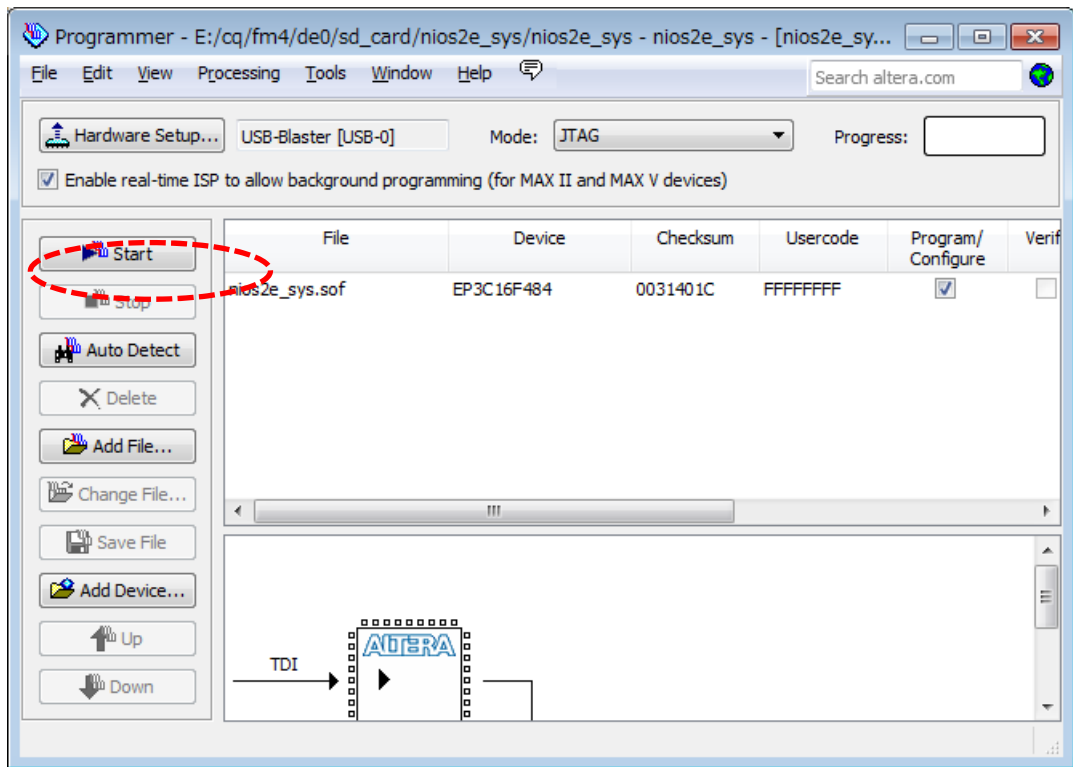
DE0 と SD_CARD デバイスを FPGA マガジンの記事を参考に接続する。

DE0 と PC を USB で接続、DE0 の UART と PC の USB を UART—USB 変換器で接続、PC でターミナルソフトを立ち上げ、UART—USB 変換器に割り当てられたポート番号へ 115200bps で接続する。



プログラムの起動、Tools→Programmer 選択





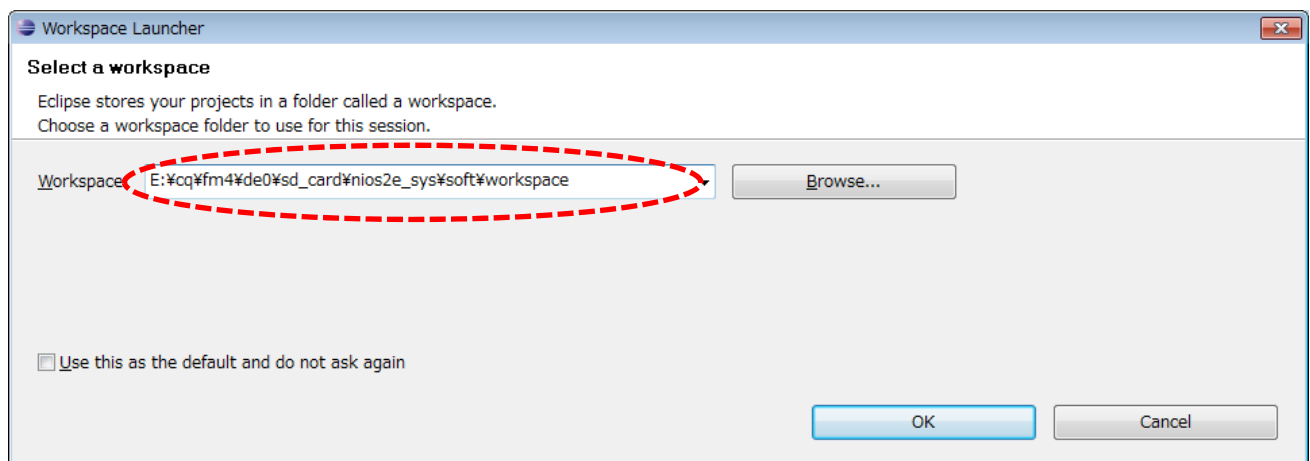
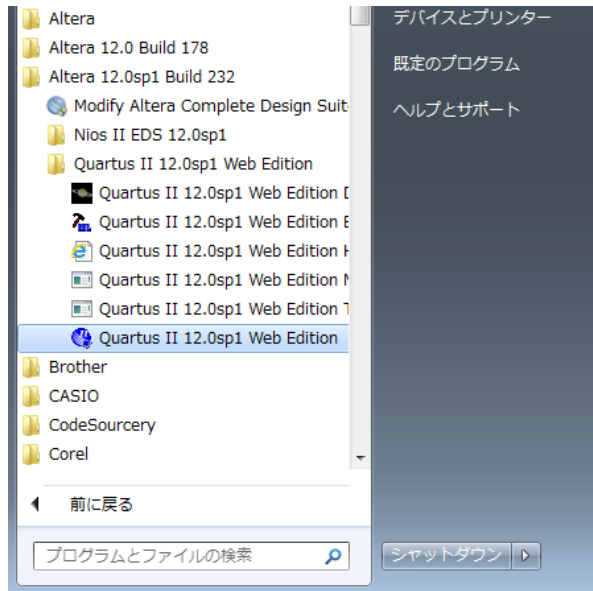
FPGA に回路データ書き込み



・次に Nios II EDS (Nios II Software Build Tools) でソフトウェアを作ります。

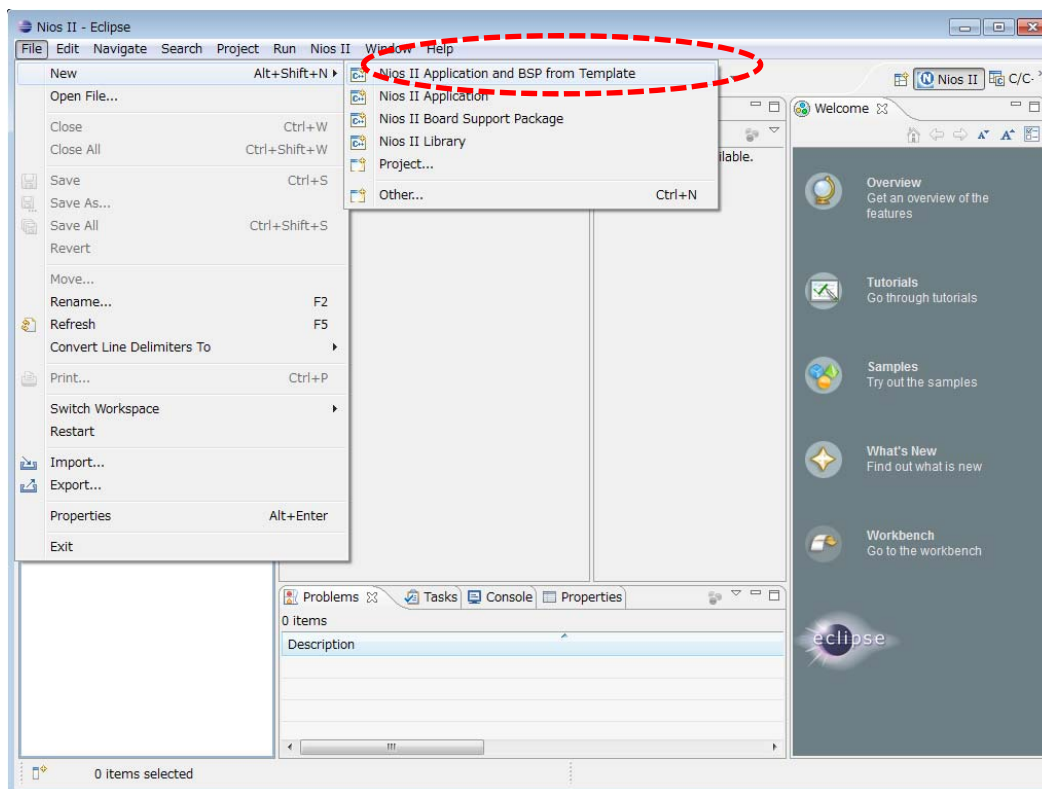
スタートメニューから「Altera 12.0sp1 Build 232」→「Nios II EDS 12.0sp1」→「Nios II 12.0sp1 Software Build Tools for Eclipse」を管理者として実行してください。

管理者として実行しないとソフトウェアプロジェクトを作成でエラーになる場合があります。

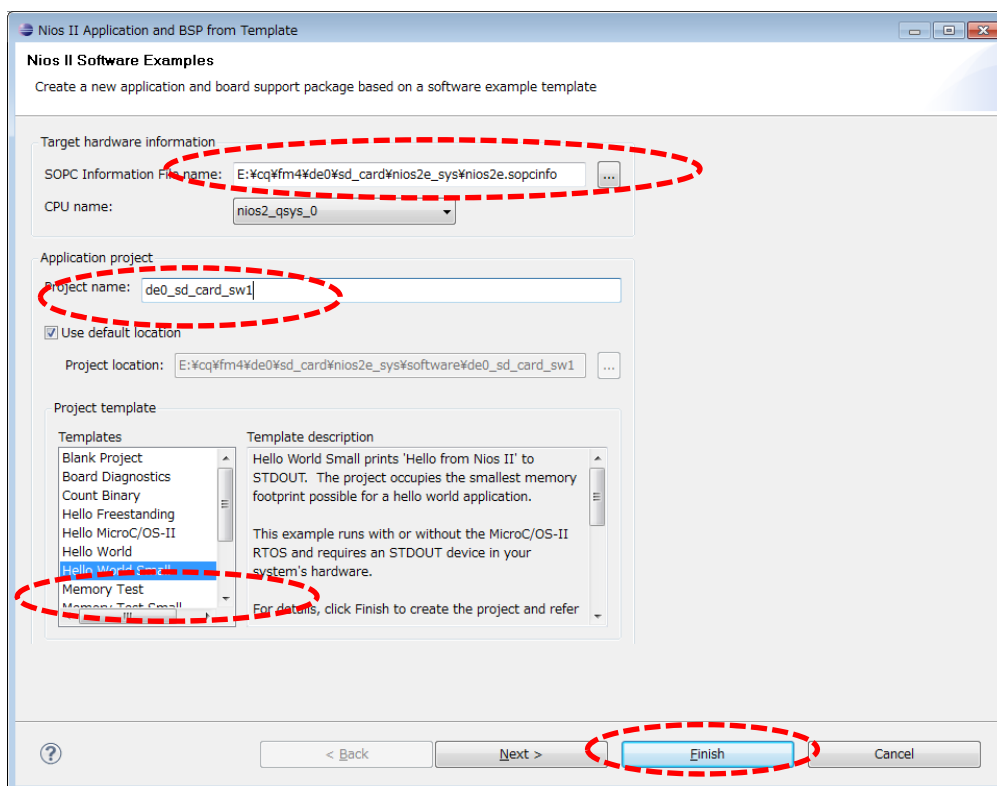


EDS が起動するとワークスペースを指定が要求されます。設計フォルダ/soft/workspace を設定





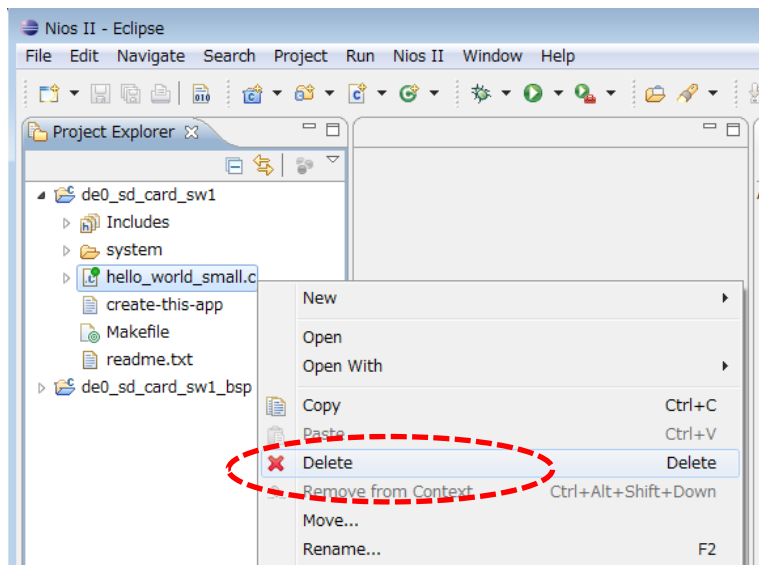
新規のソフトウェアプロジェクト作成、File→New→NiosII Application and BSP from Template



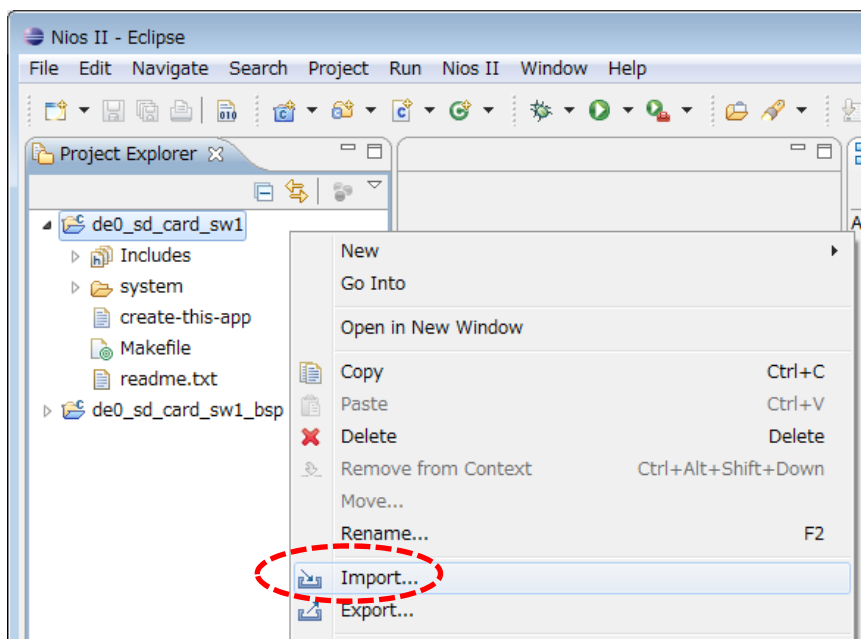
sopc ファイル、プロジェクト名指定

Finish をクリックでソフトウェアプロジェクトが作成される

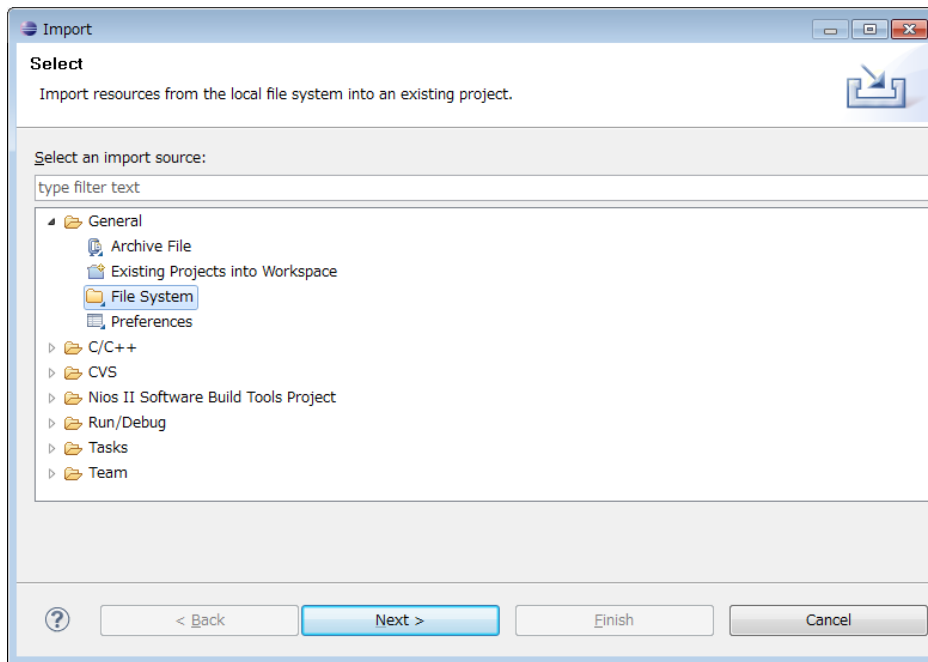




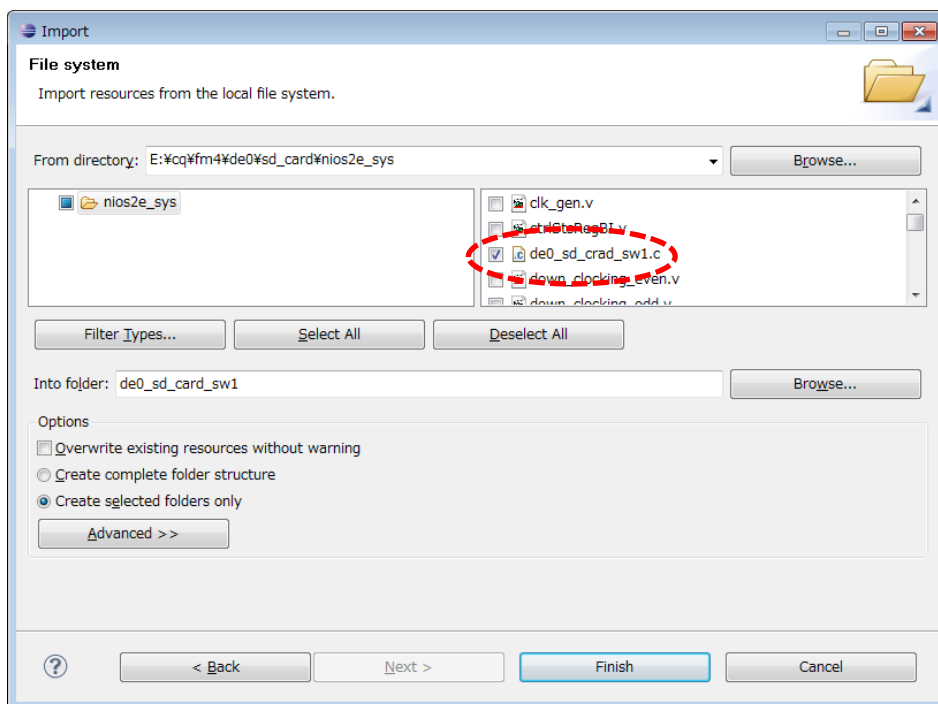
de0_sd_card_sw1 にある Hello_world_small.c の上でマウスの右ボタンを押して Delete を選択して、削除



de0_sd_card_sw1 の上でマウスの右ボタンを押して Import を選択

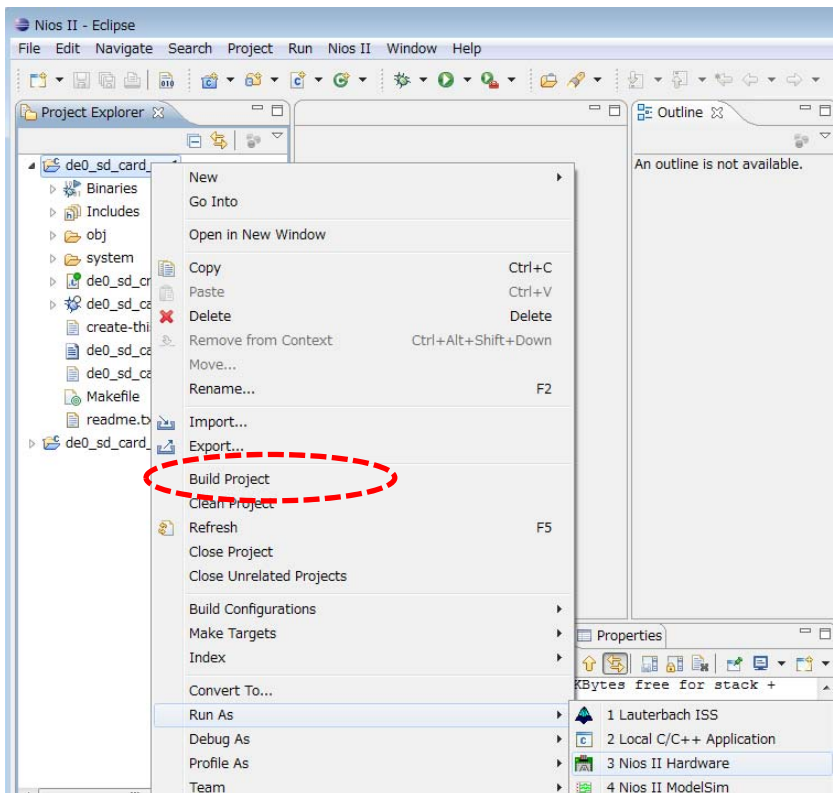


General→File System 選択

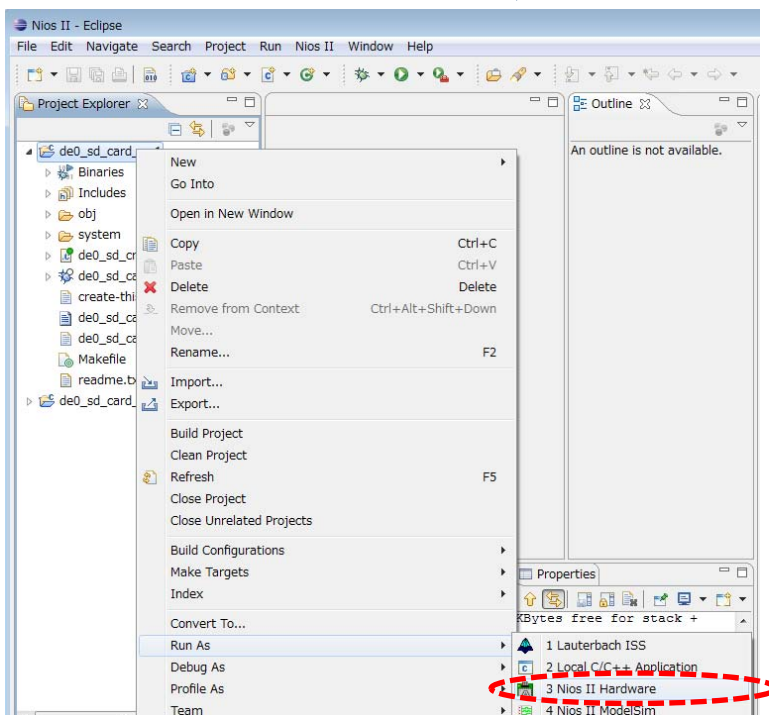


解凍データの sd_card_sw1.c を選択



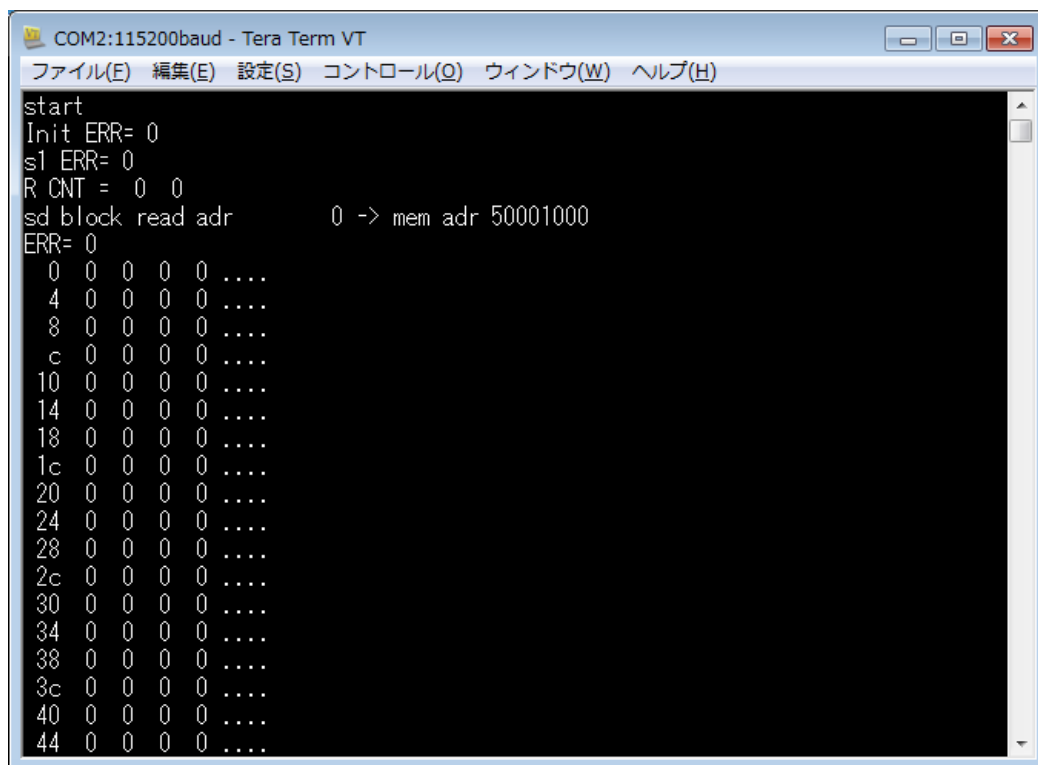


ビルドを実行



DE0 でソフトウェア実行、sd_card_sw1 上でマウス右ボタンを押す→Run As → NiosII Hardware
ソフトウェアの実行ファイルが書き込まれると DE0 が起動する。





The image shows a screenshot of a Tera Term VT terminal window. The title bar reads "COM2:115200baud - Tera Term VT". The menu bar includes "ファイル(E)", "編集(E)", "設定(S)", "コントロール(O)", "ウィンドウ(W)", and "ヘルプ(H)". The terminal output is as follows:

```
start
Init ERR= 0
s1 ERR= 0
R CNT = 0 0
sd block read adr      0 -> mem adr 50001000
ERR= 0
 0 0 0 0 0 ....
 4 0 0 0 0 ....
 8 0 0 0 0 ....
 c 0 0 0 0 ....
10 0 0 0 0 ....
14 0 0 0 0 ....
18 0 0 0 0 ....
1c 0 0 0 0 ....
20 0 0 0 0 ....
24 0 0 0 0 ....
28 0 0 0 0 ....
2c 0 0 0 0 ....
30 0 0 0 0 ....
34 0 0 0 0 ....
38 0 0 0 0 ....
3c 0 0 0 0 ....
40 0 0 0 0 ....
44 0 0 0 0 ....
```

ターミナルソフトに表示された実行ログ、FPGA マガジン NO. 4 の内容と同じであれば動作 OK です。