

FPGA マガジン No.4 サンプルデータ

OpenCores PS2 DE0 用設計データの使い方(2014/01/19)

ファイル一覧

- ・ ps2_ap_de0.v トップ回路
- ・ avalon2wb.v WishBone バスブリッジ回路
- ・ clk_gen.v クロックジェネレータ回路
- ・ nio2e.qsys Qsys 設定ファイル
- ・ avalon2wb_hw.tcl avalon2wb.v 組み込み用 TCL コマンド
- ・ ps2_ap_de0.qsf ピン配置指定
- ・ ps2_sw1.c ps2 制御用 C ソース
- ・ ps2_ap_de0.sof トップ回路

免責事項

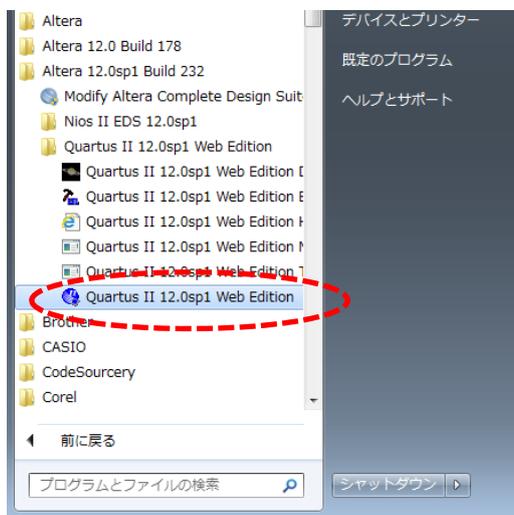
本データの使用が原因として発生した損失や損害について、(有) ひまわり および 著作者は一切責任を負いません。著作者：横溝憲治 fpga@hmwr-lsi.co.jp

設計手順

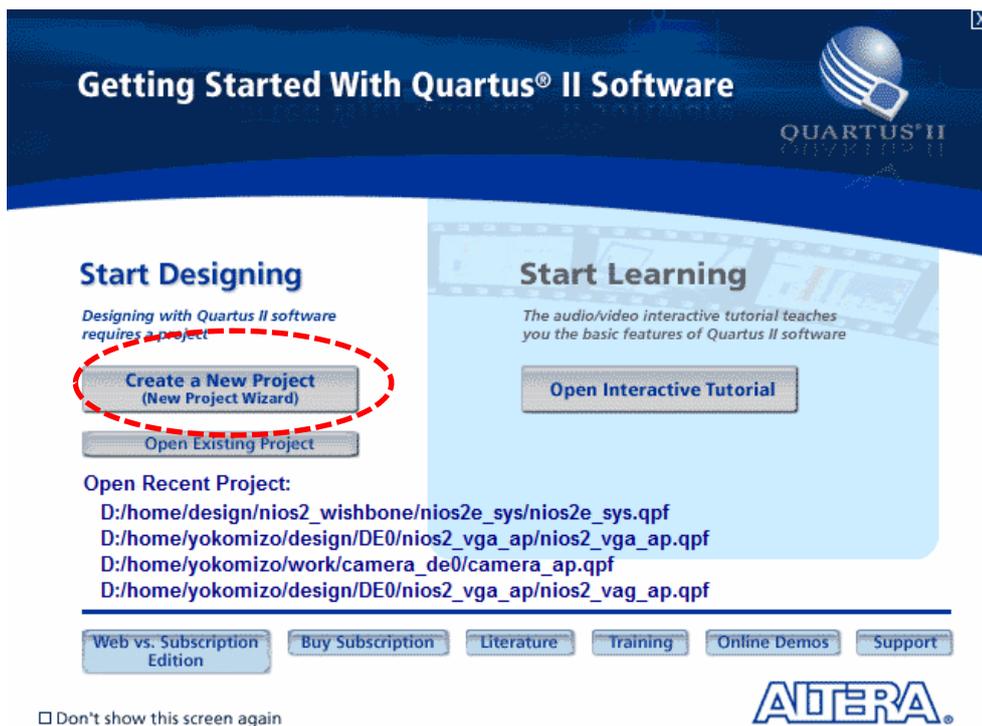
- ・ 設計用フォルダとして ps2/ps2_ap_de0 を作成する
- ・ 記事のダウンロードデータを解凍して、ps2_de0_data の下にある全てのファイルを ps2/ps2_ap_de0 へコピーする
- ・ PS2 IP のデータを OpenCores のサイト (<http://opencores.org/project,ps2core>) からダウンロード
- ・ ダウンロードした ps2core.tar.gz を解凍する
- ・ 解凍データの ps2core/trunk/rtl/vhdl の下にある Verilog-HDL ソースを ps2/ps2_ap_de0 へコピー

Quartus II の起動

スタートメニューから「Altera 12.0sp1 Build 232」→「Quartus II 12.0sp1 Web Edition」→「Quartus II 12.0sp1 Web Edition」を起動する。

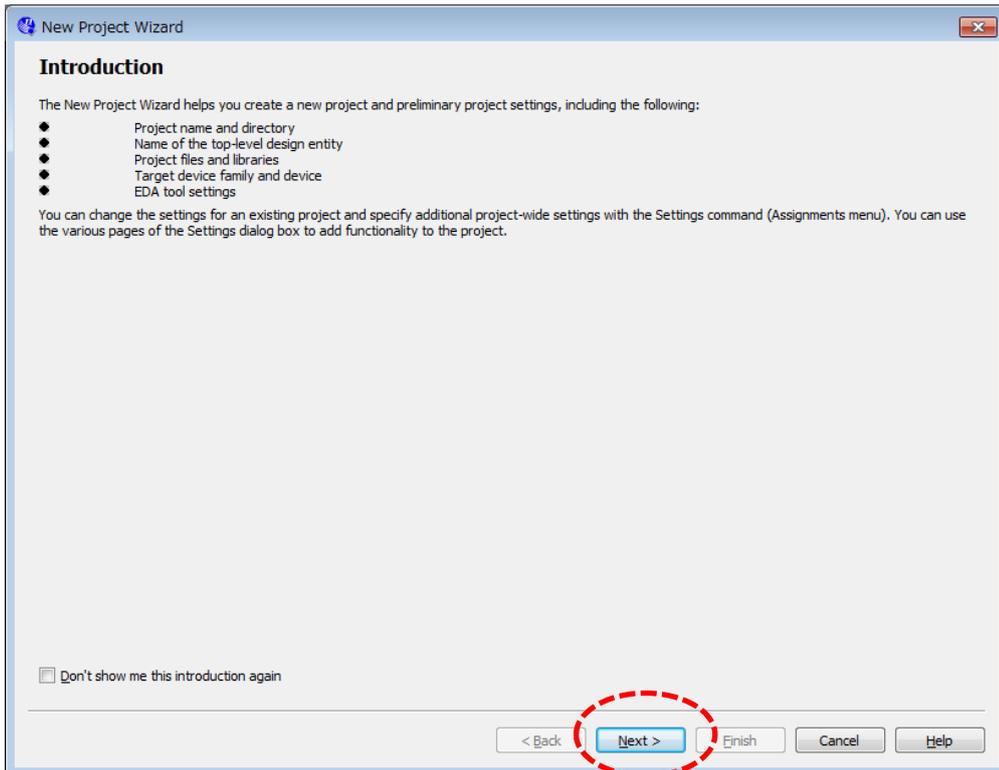


- ・新規設計プロジェクト作成する

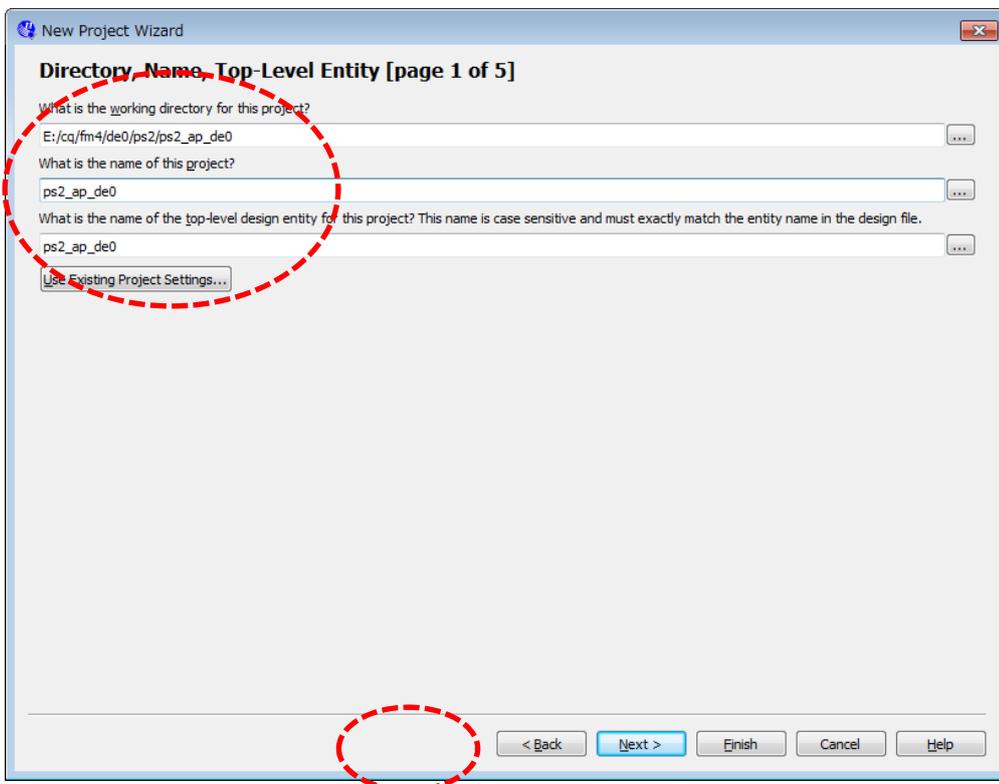


Create a New Project をクリック



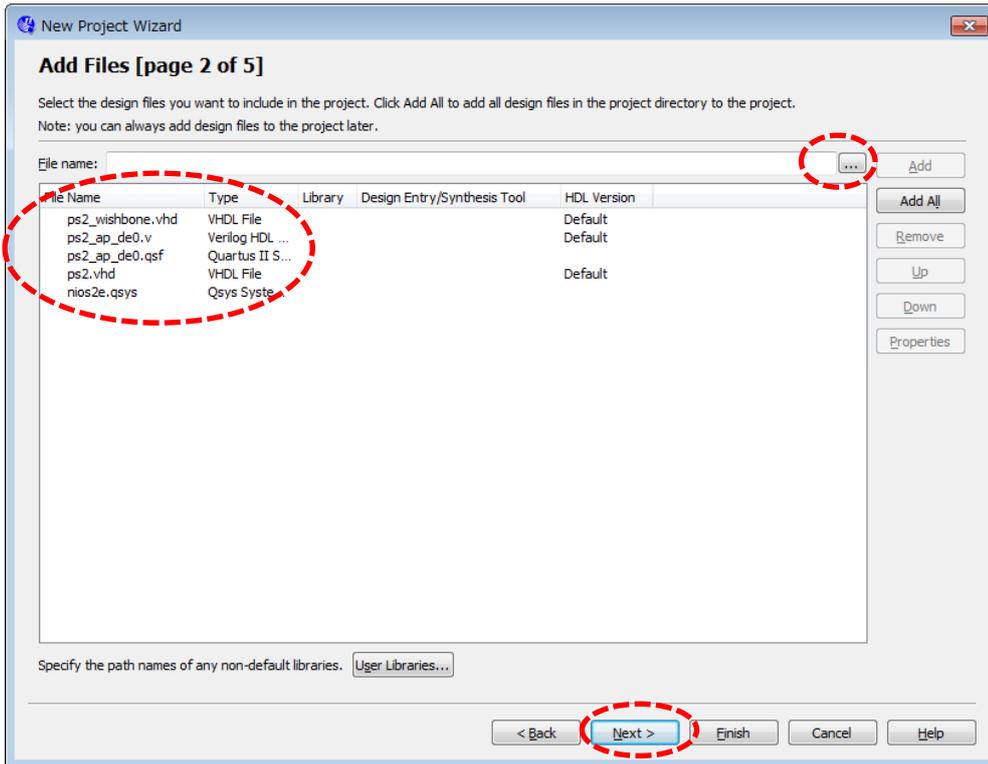


NEXT をクリック

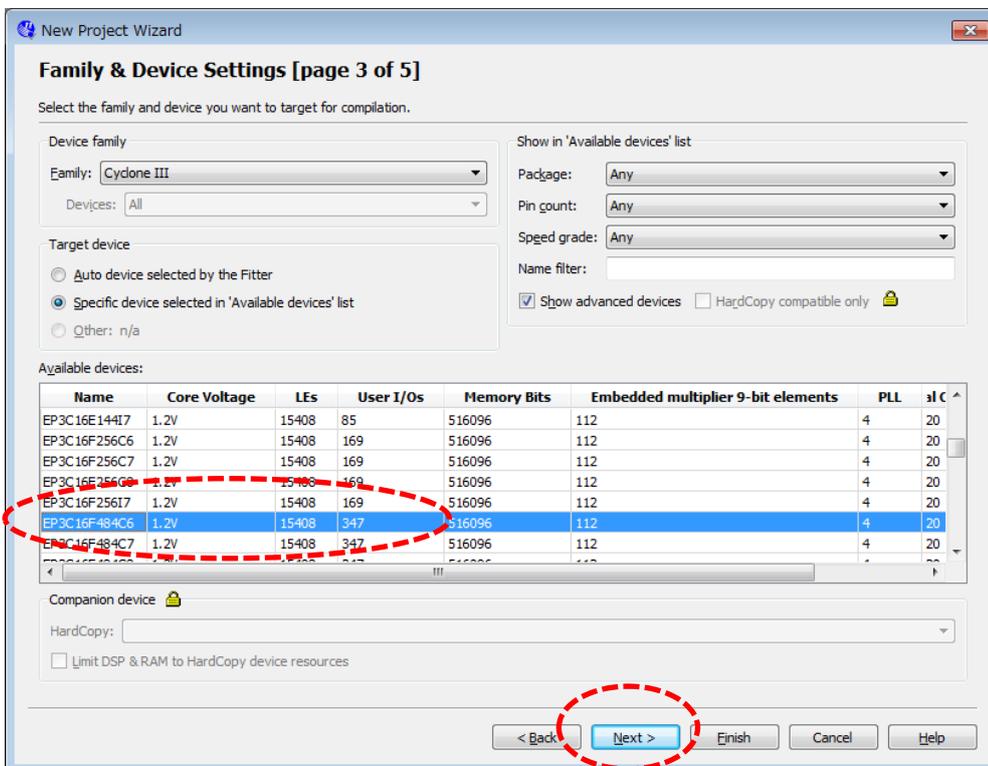


設計フォルダ : [任意]/ps2/ps2_ap_de0、プロジェクト名 : ps2_ap_de0 を指定



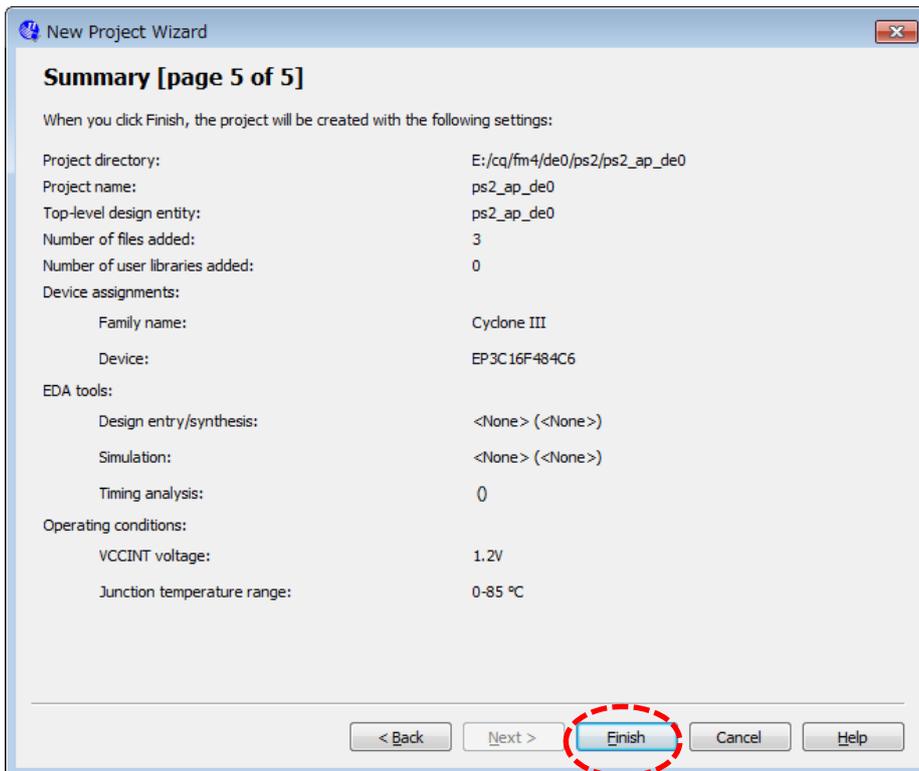
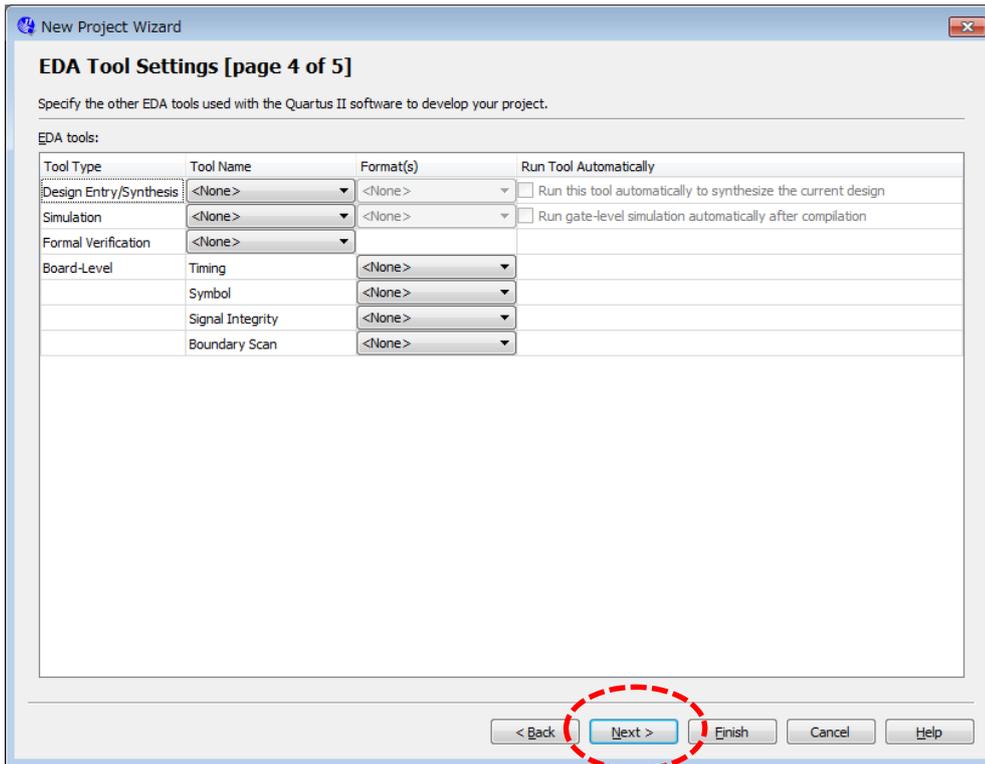


ps2_ap_de0.v, ps2_ap_de0.qsf, nios2e.qsys, ps.vhd, ps2_wishbone.vhd を設計データとして追加



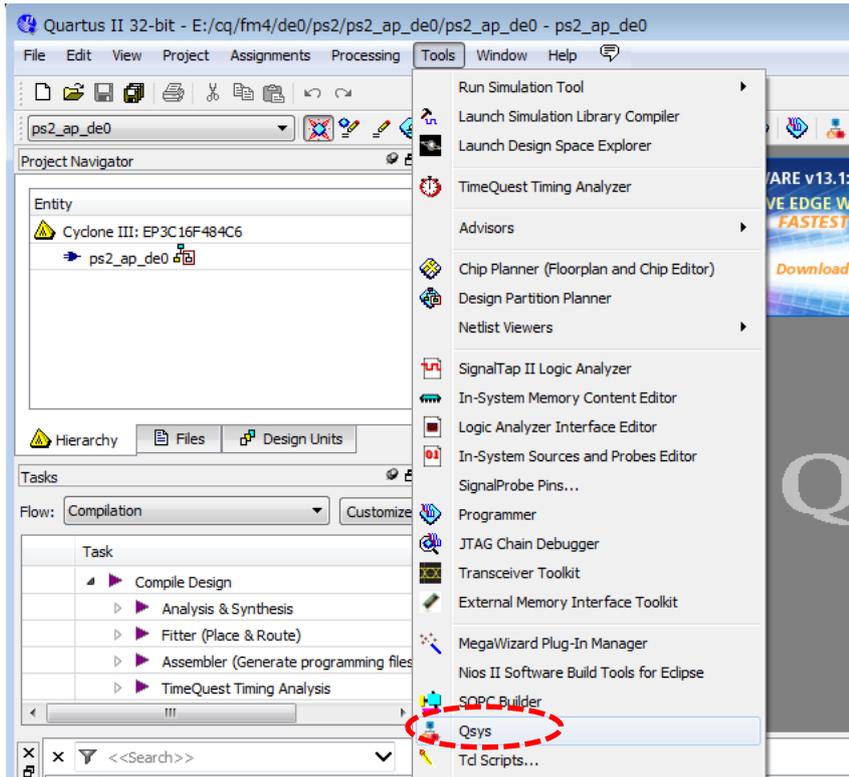
デバイスの指定 (EP3C16F484C6)、DE0 に合わせる



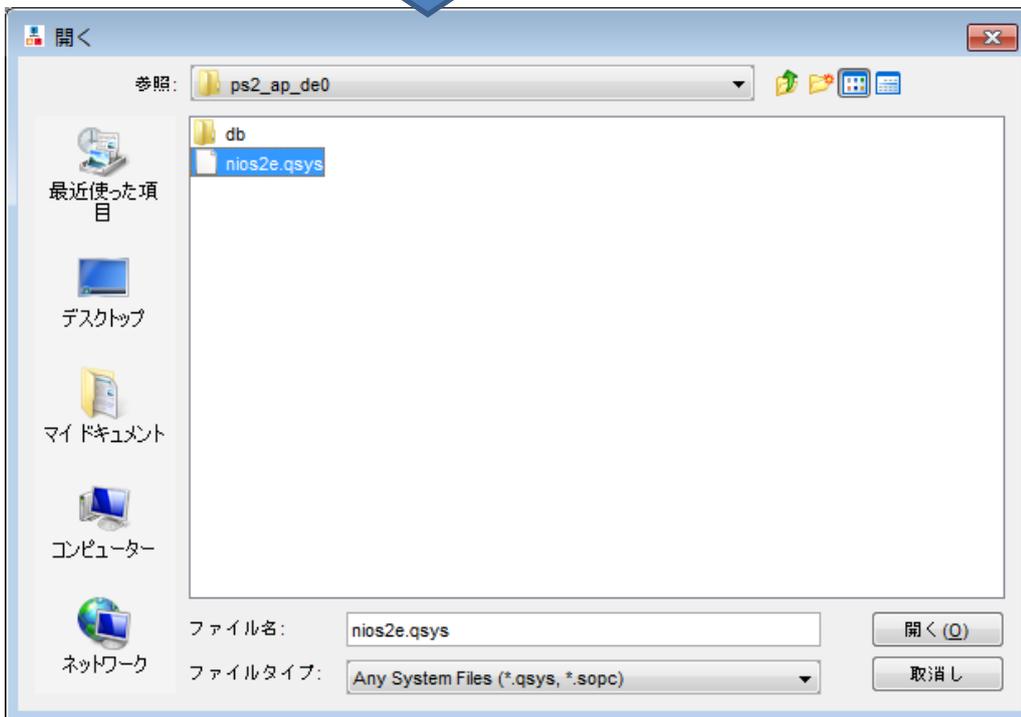


Finish をクリックでプロジェクトが作成される



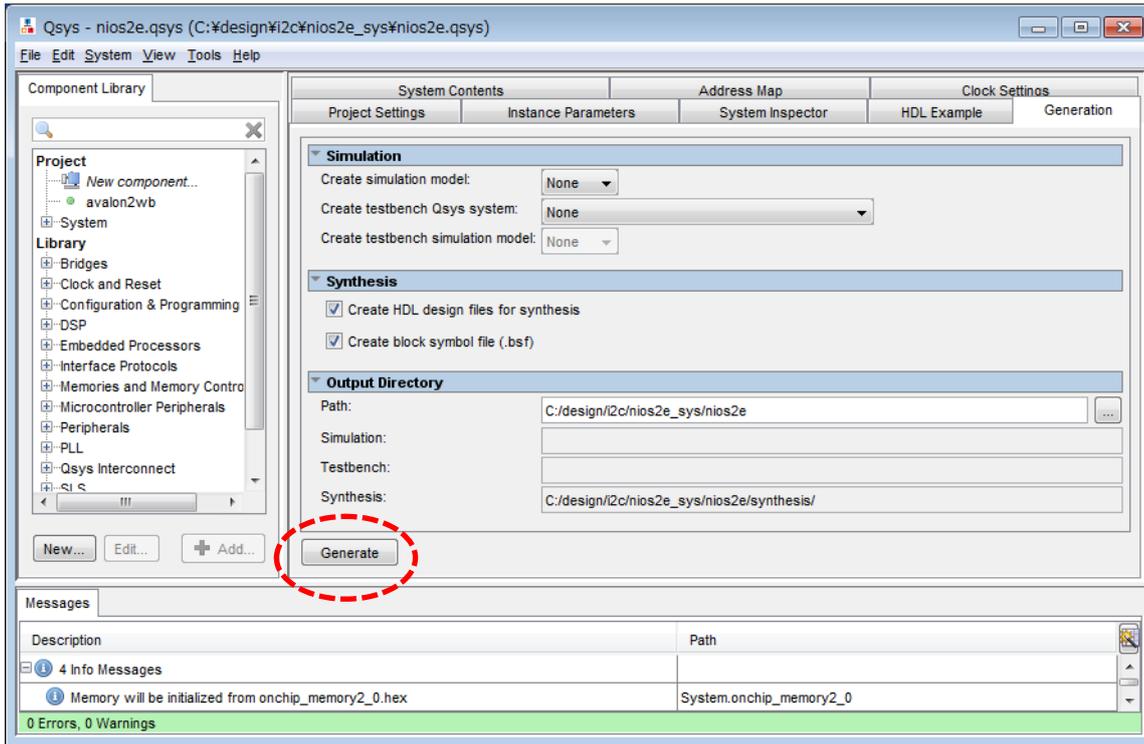


Qsys を起動、Tools→Qsys 選択

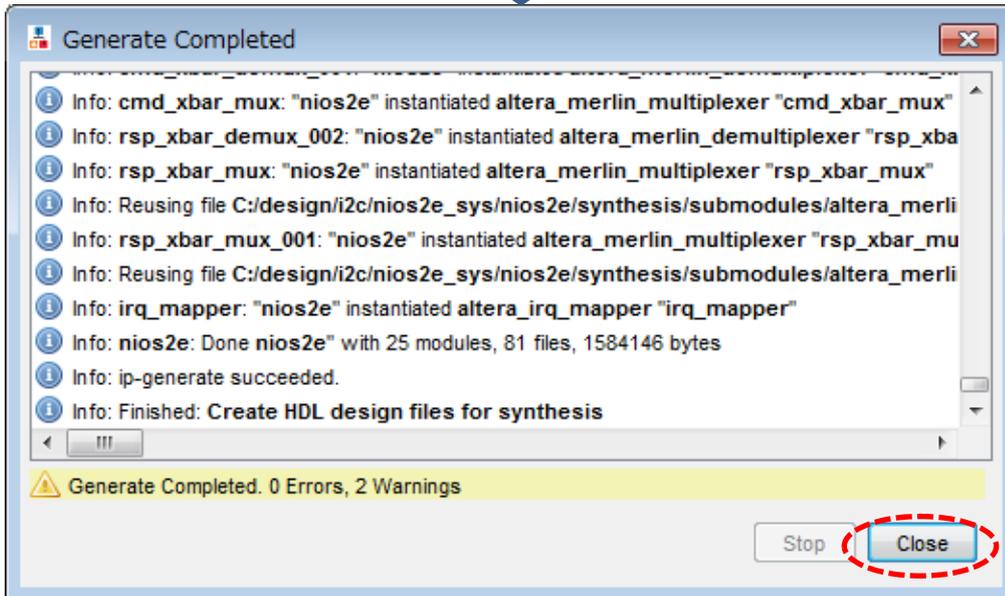


nios2e.qsys を指定



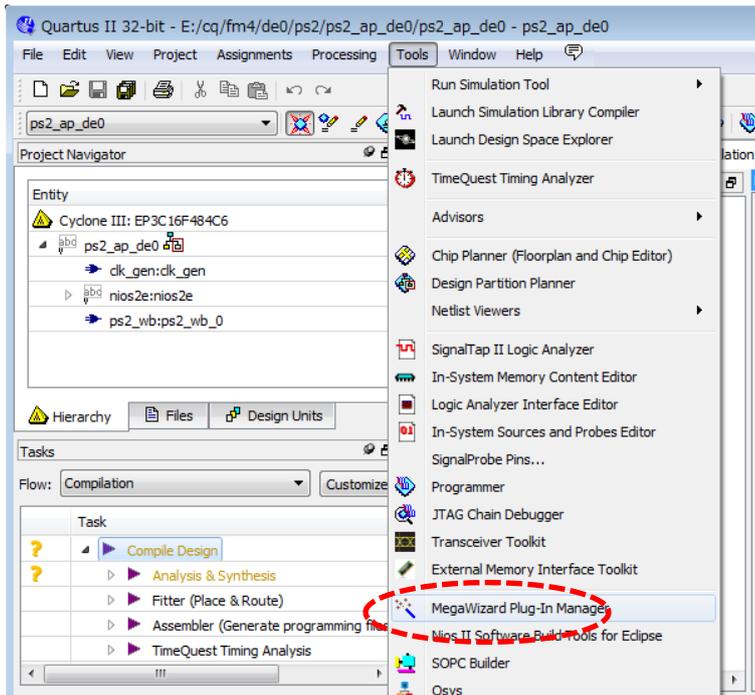


Nios II を作成

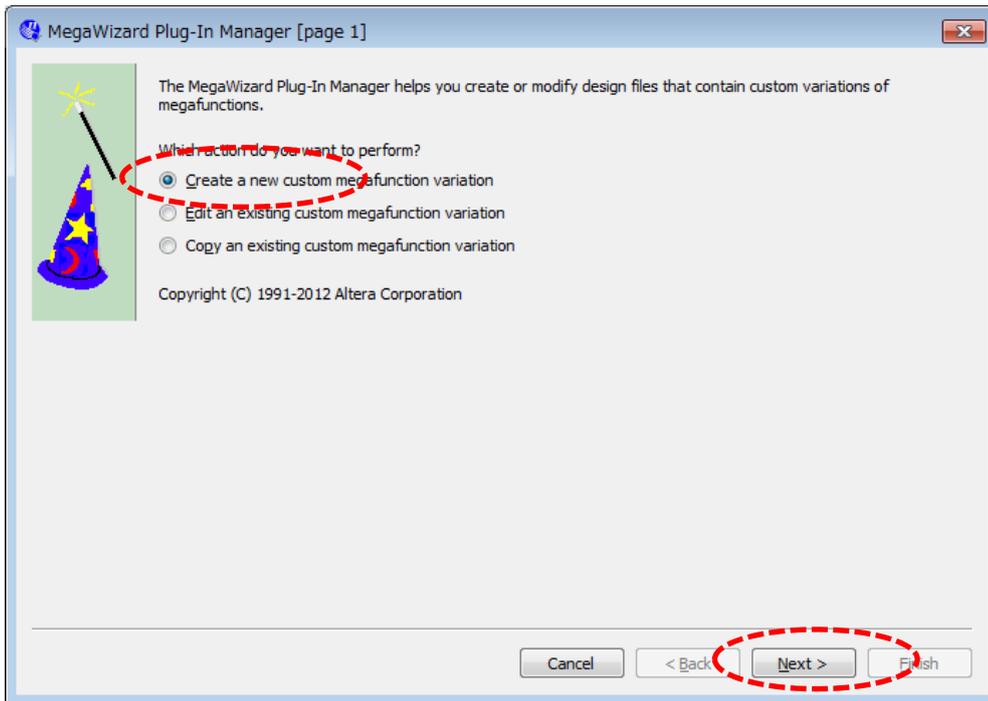


Nios II 作成完了



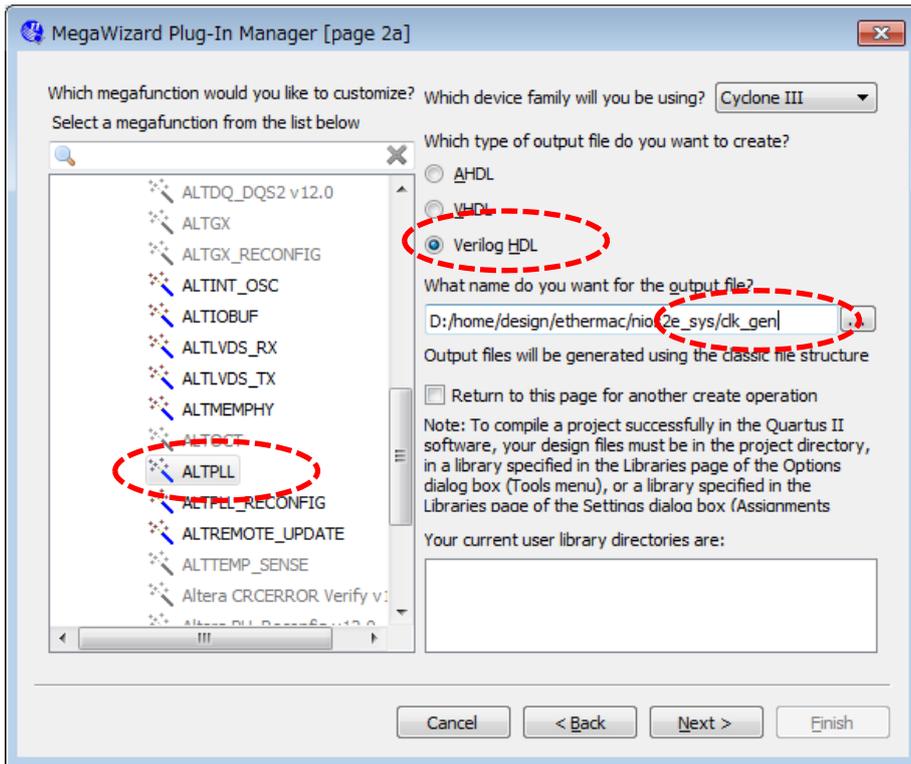


clk_gen を作成するため、MegaWizard を起動、Tools→MegaWizard 選択

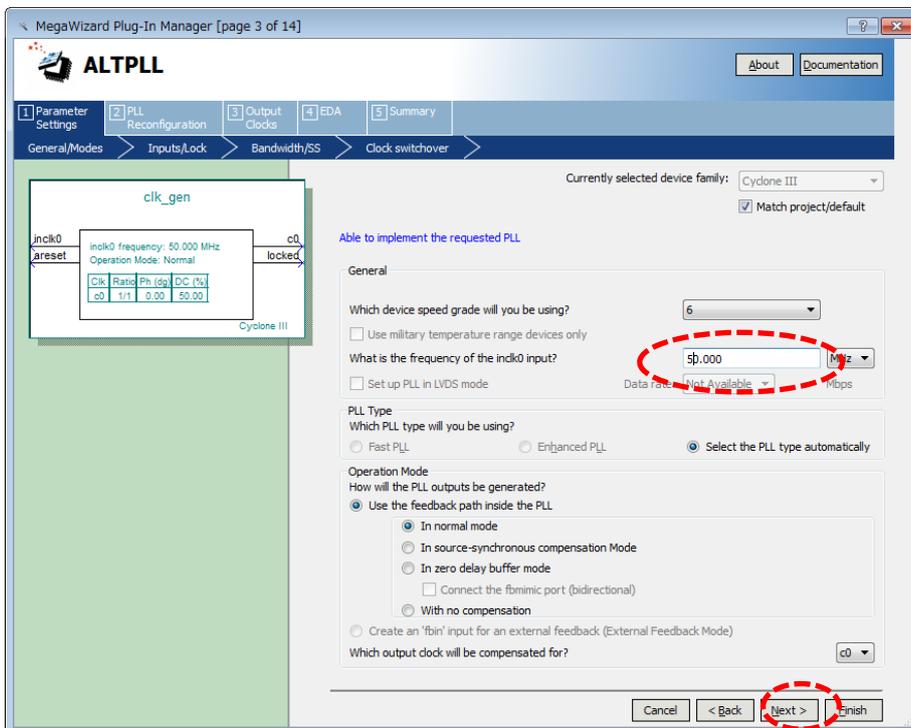


「Create a new...」を選択、Next をクリック



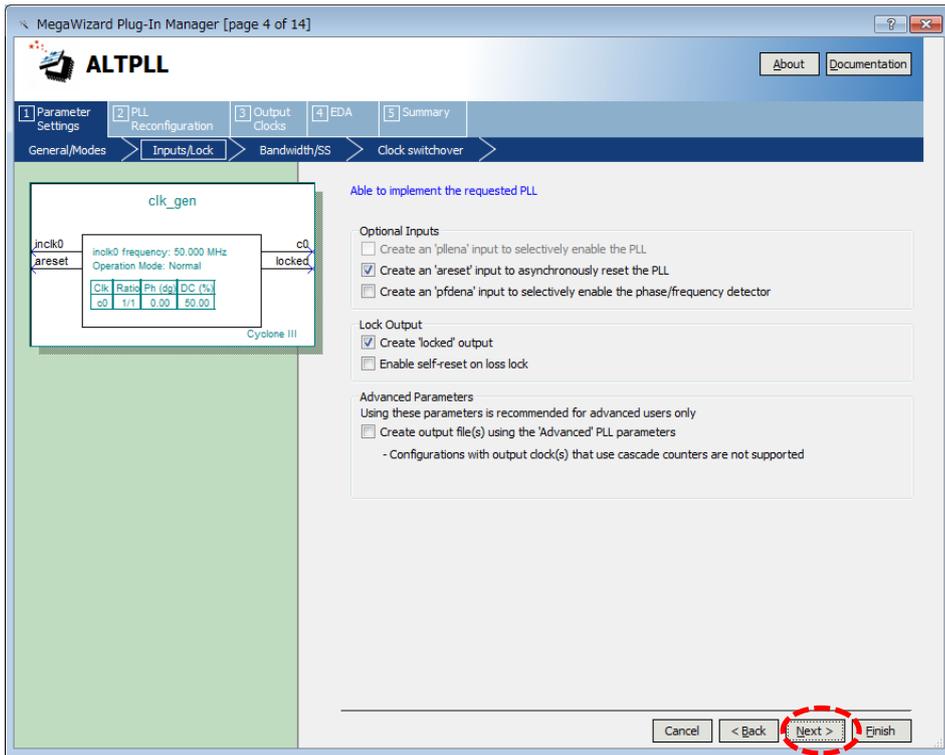


I/O→ALTPLL をクリック、VerilogHDL にチェック、output file に clk_gen 指定

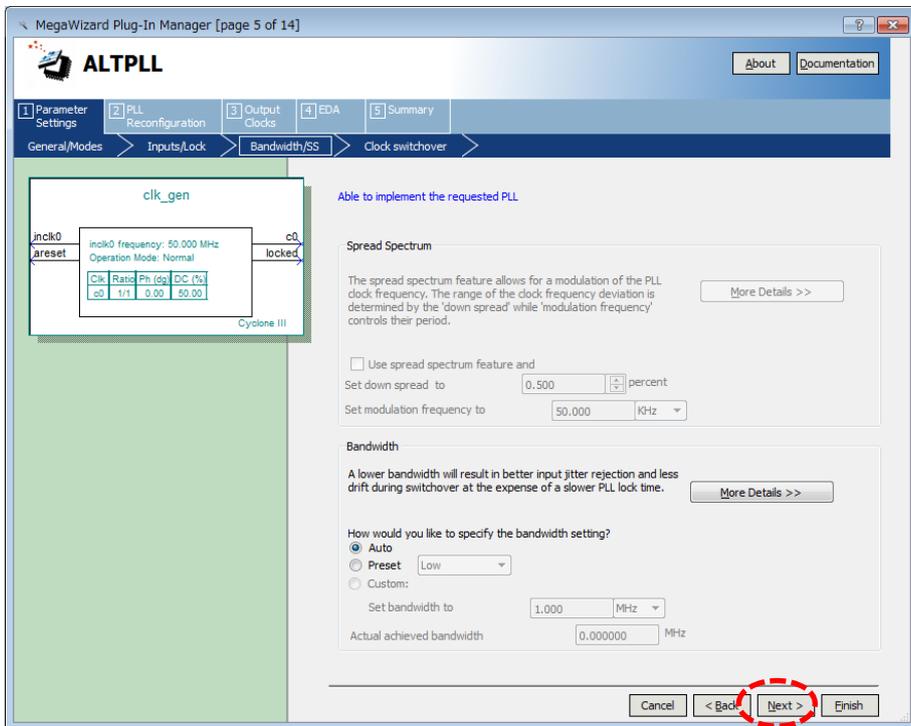


入力クロック周波数を 50MHz に設定、Next をクリック



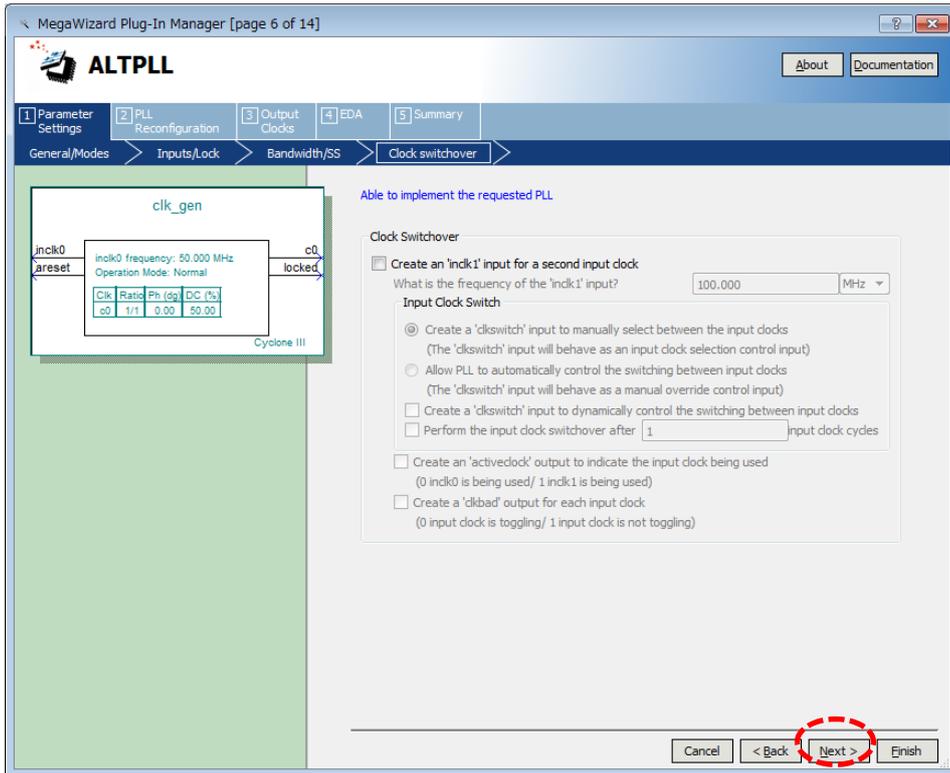


Next をクリック

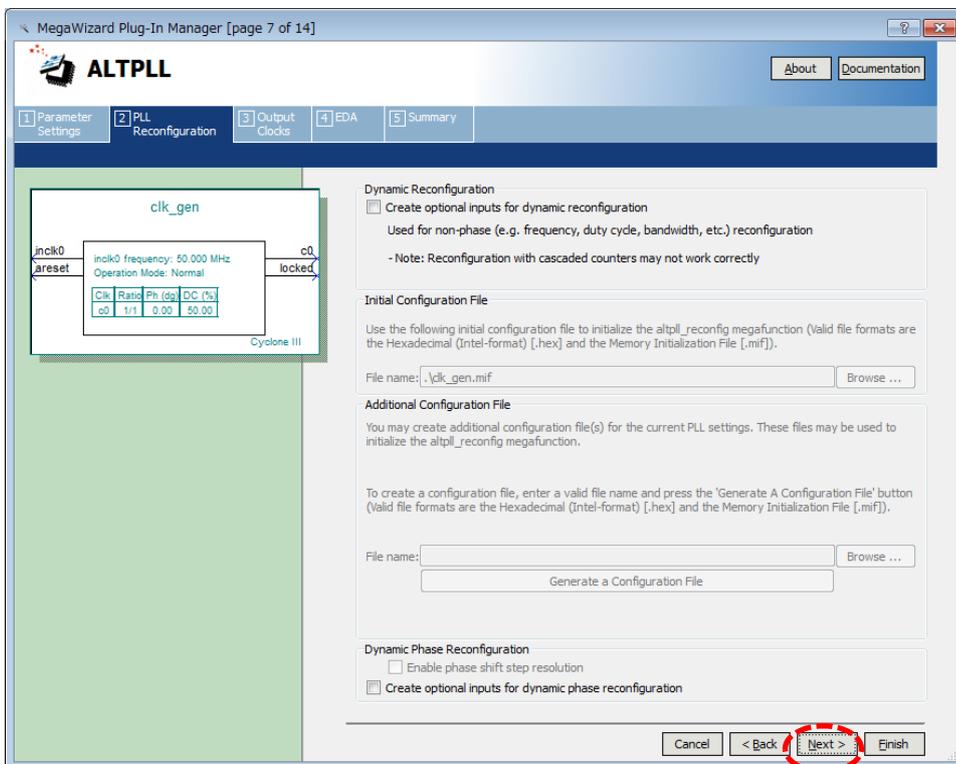


Next をクリック



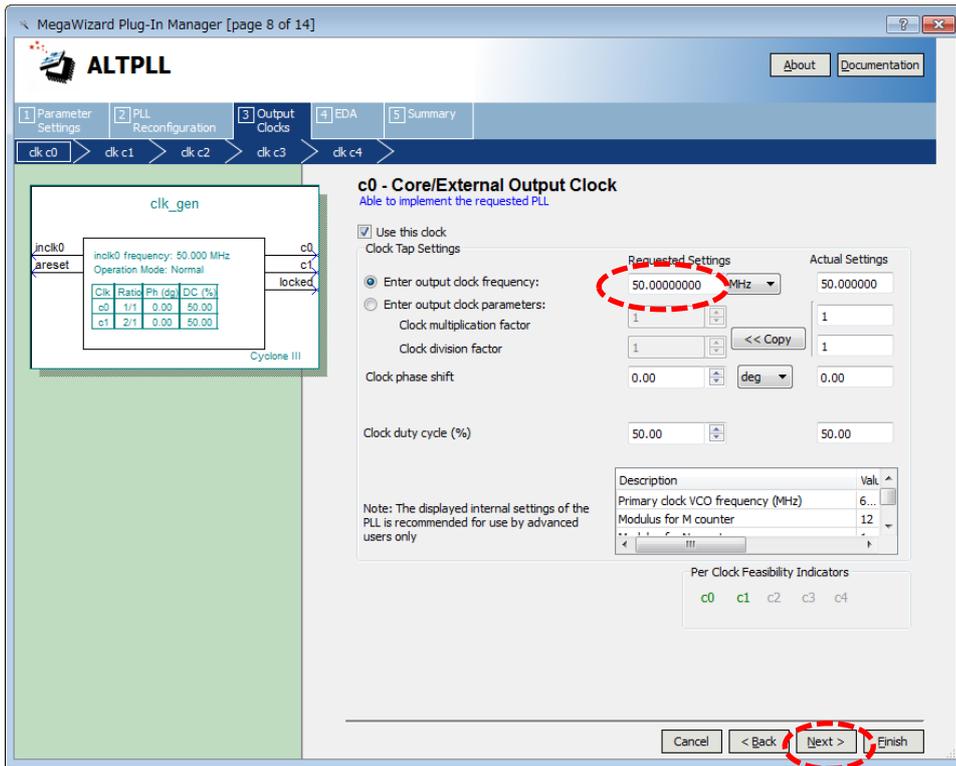


Next をクリック

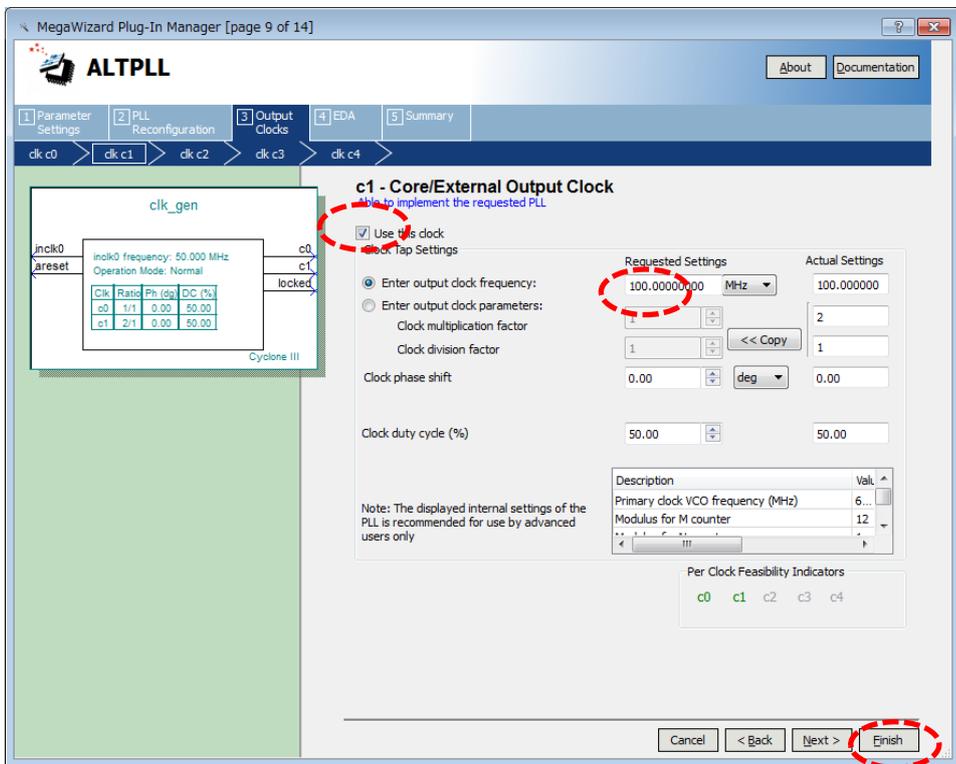


Next をクリック



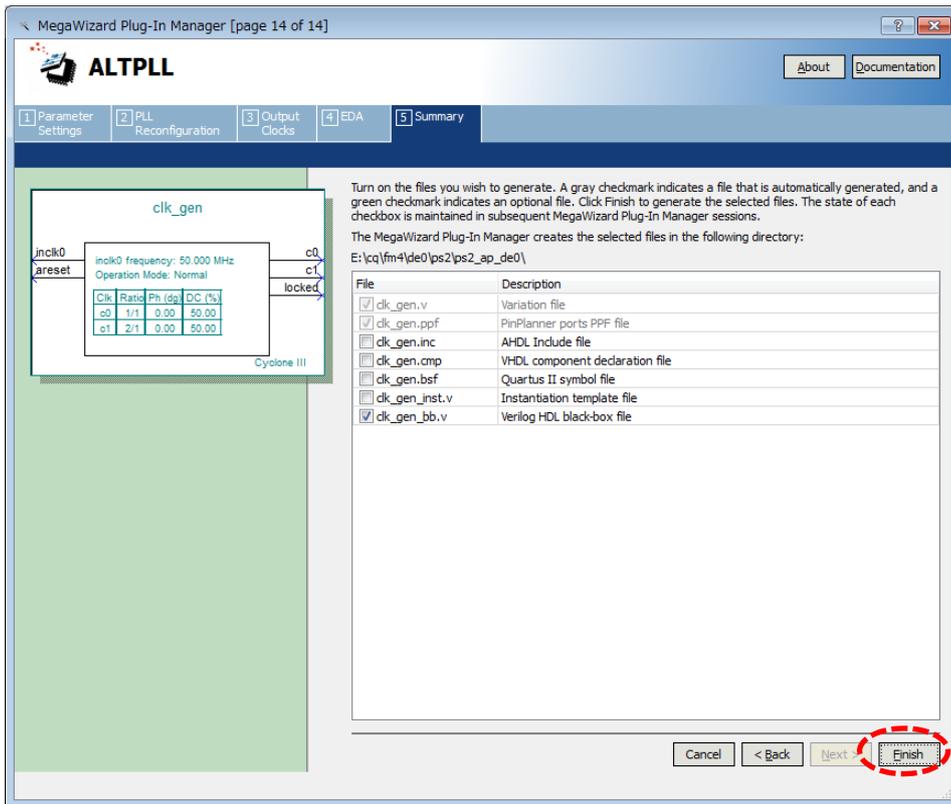


c0 の出力周波数を 50MHz に設定、Next をクリック

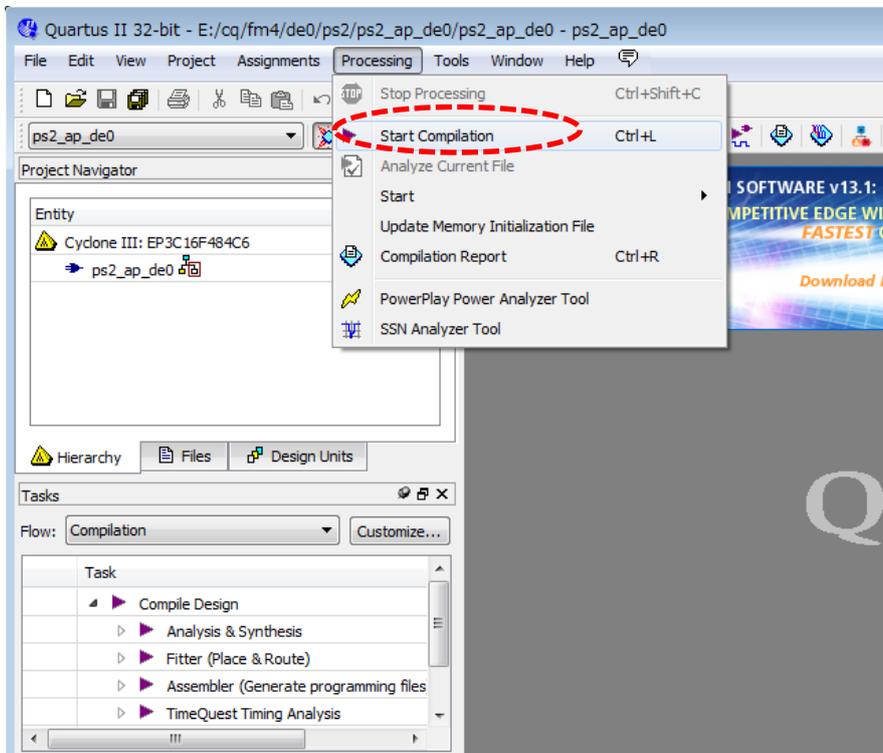


c1 の出力周波数を 100MHz に設定、Next をクリック





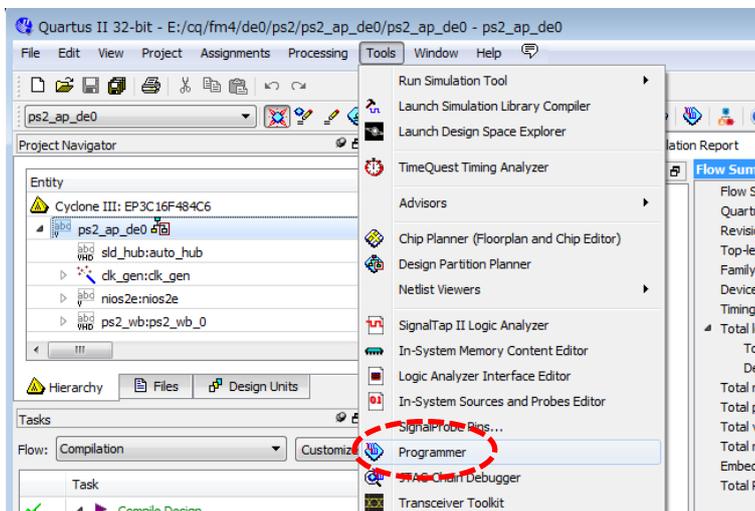
Finish をクリックすると作成を開始する



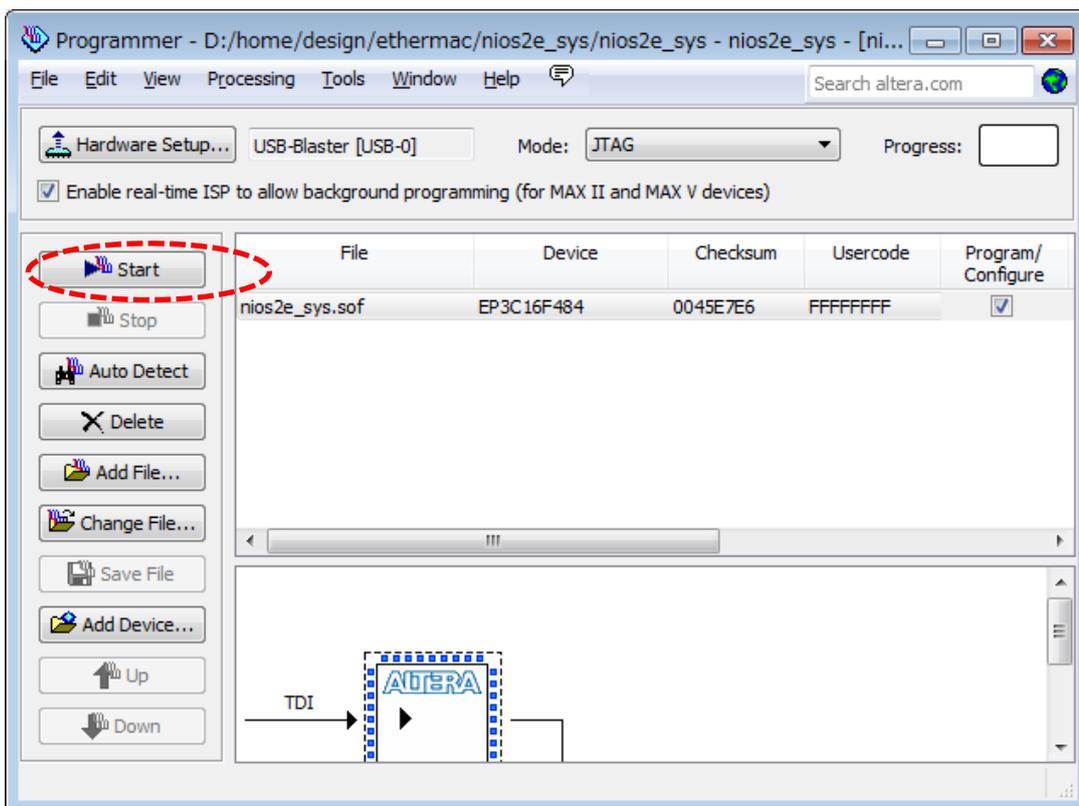
コンパイルを実施、Processing→Start Compilation

DE0 と PC を USB で接続、DE0 の UART と PC の USB を UART-USB 変換器で接続、PC でターミナルソフトを立ち上げ、UART-USB 変換器に割り当てられたポート番号へ 115200bps で接続します。

DE0 とキーボードを接続する。詳細は FPGA マガジン No. 4 を参照



プログラムの起動、Tools→Programmer 選択



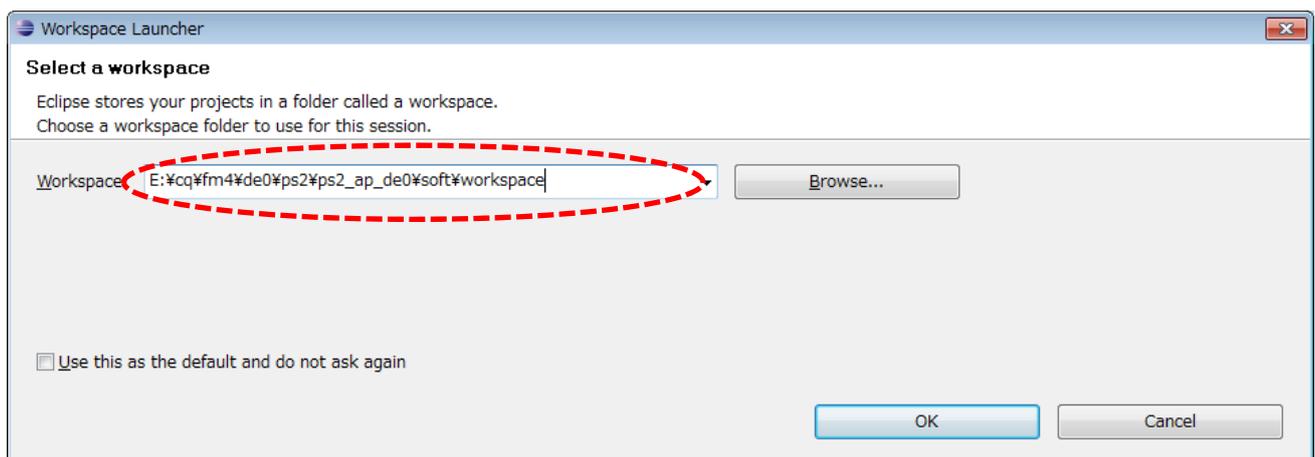
FPGA に回路データ書き込み



次に Nios II EDS (Nios II Software Build Tools) でソフトウェアを作ります。

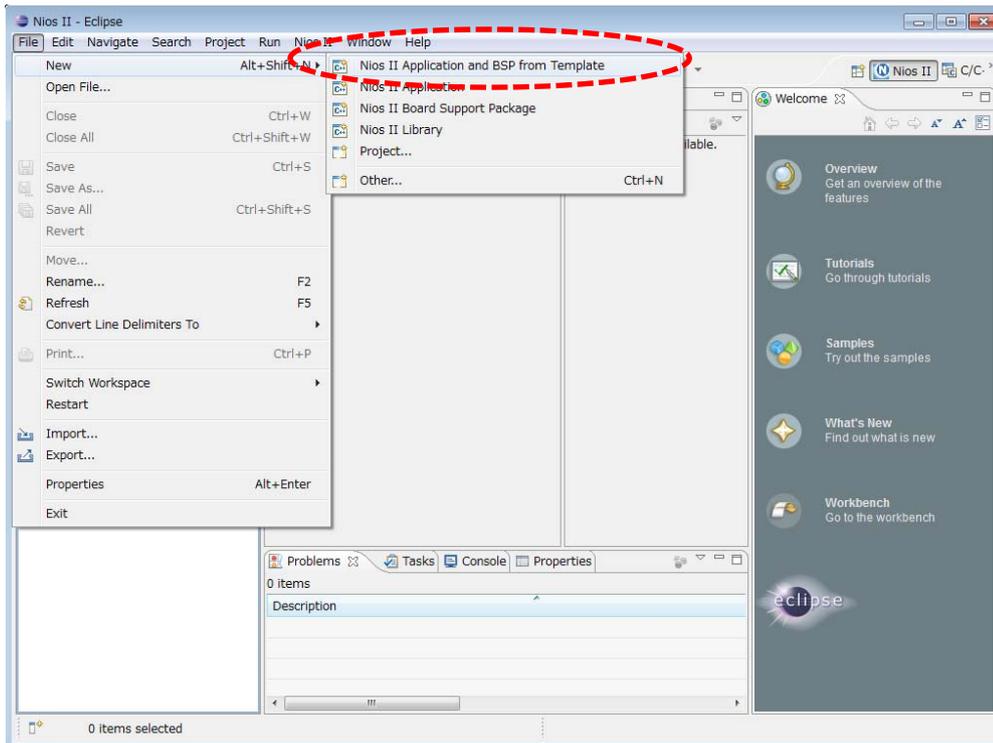
スタートメニューから「Altera 12.0sp1 Build 232」 → 「Nios II EDS 12.0sp1」 → 「Nios II 12.0sp1 Software Build Tools for Eclipse」を管理者として実行してください。

管理者として実行しないとソフトウェアプロジェクトを作成でエラーになる場合があります。

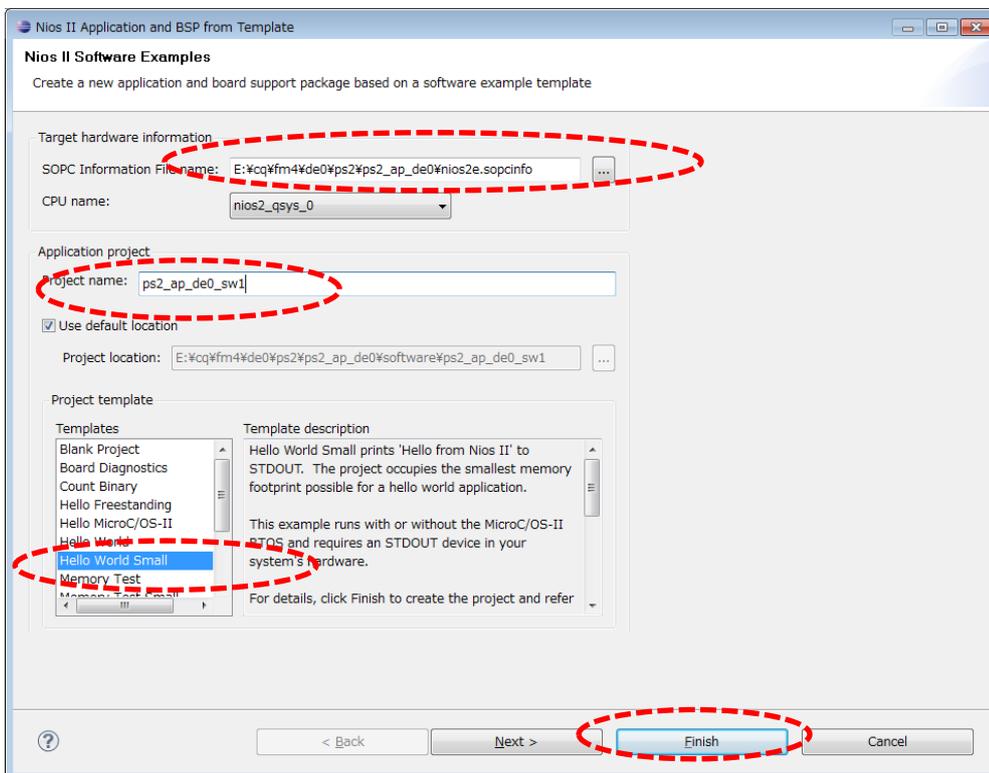


EDS が起動するとワークスペースを指定が要求されます。設計フォルダ/soft/workspace を設定





新規のソフトウェアプロジェクト作成、File→New→NiosII Application and BSP from Template

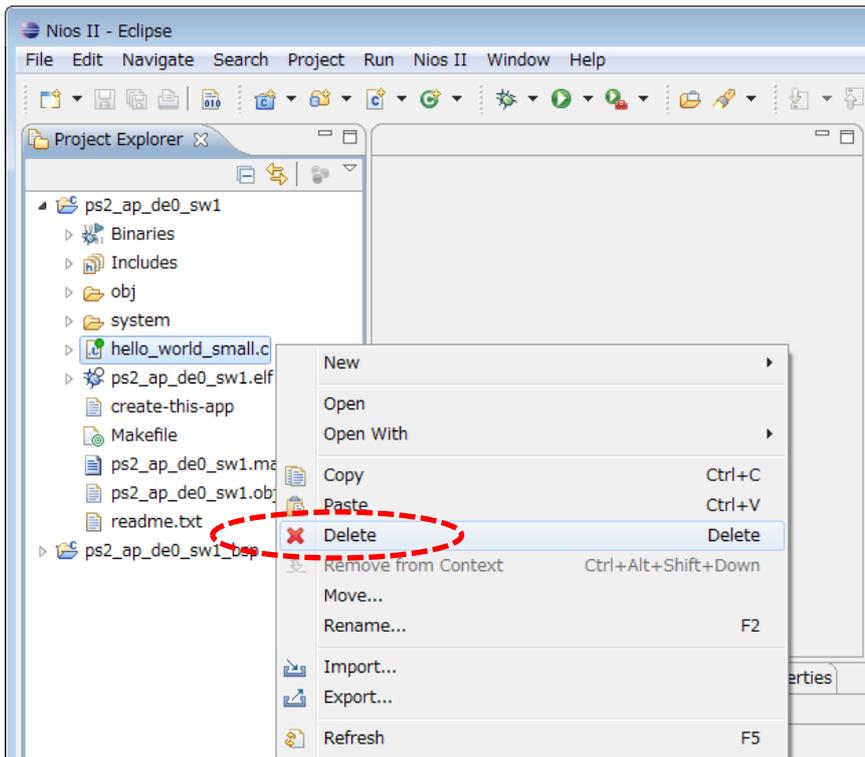


sopc ファイル:設計フォルダ/nios2e.sopcinfo

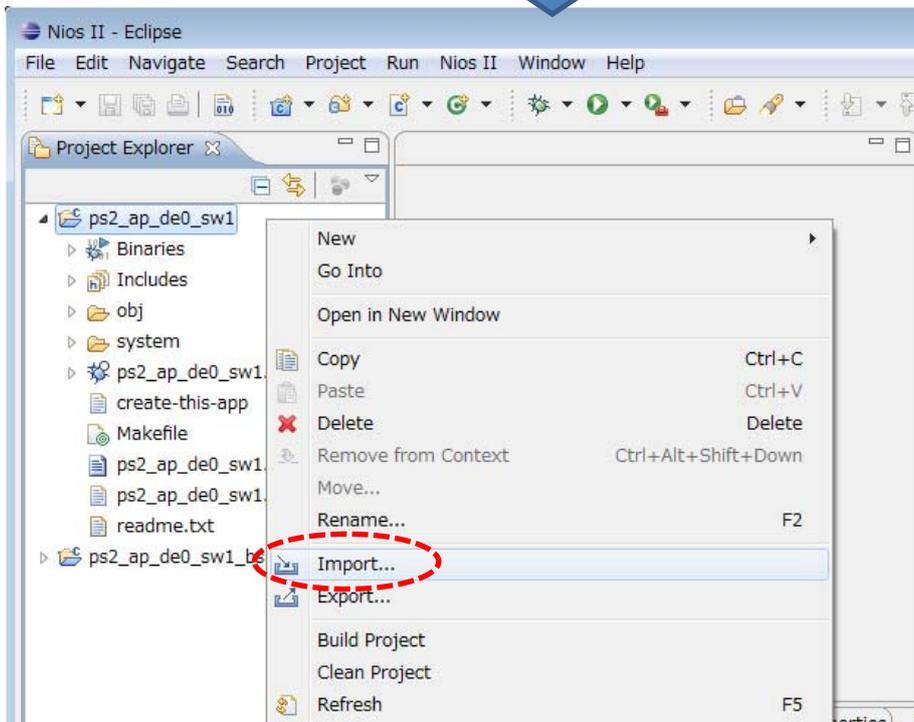
プロジェクト名指定 : ps2_ap_de0_sw1

Finish をクリックでソフトウェアプロジェクトが作成される

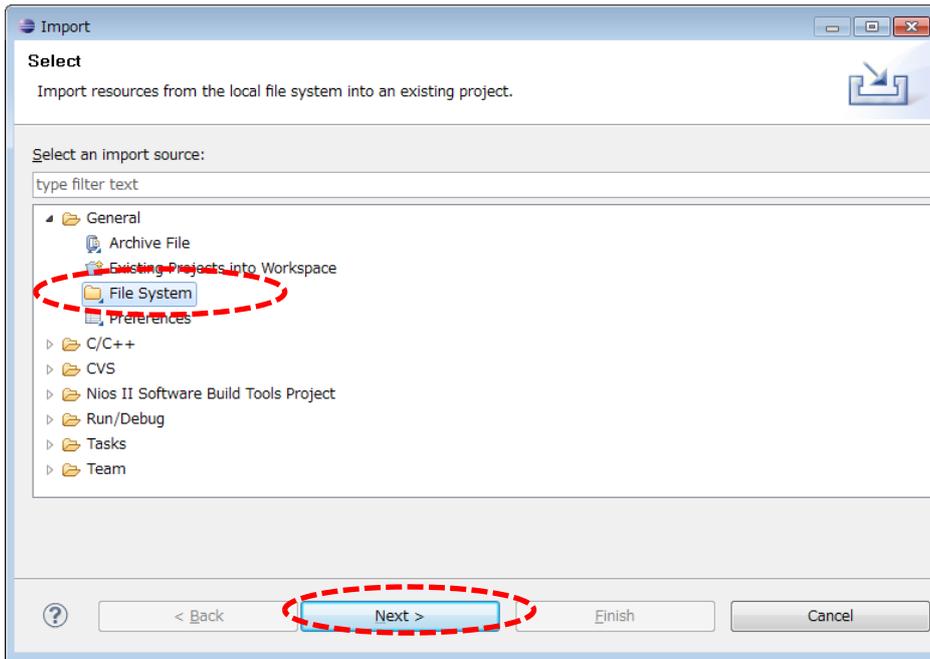




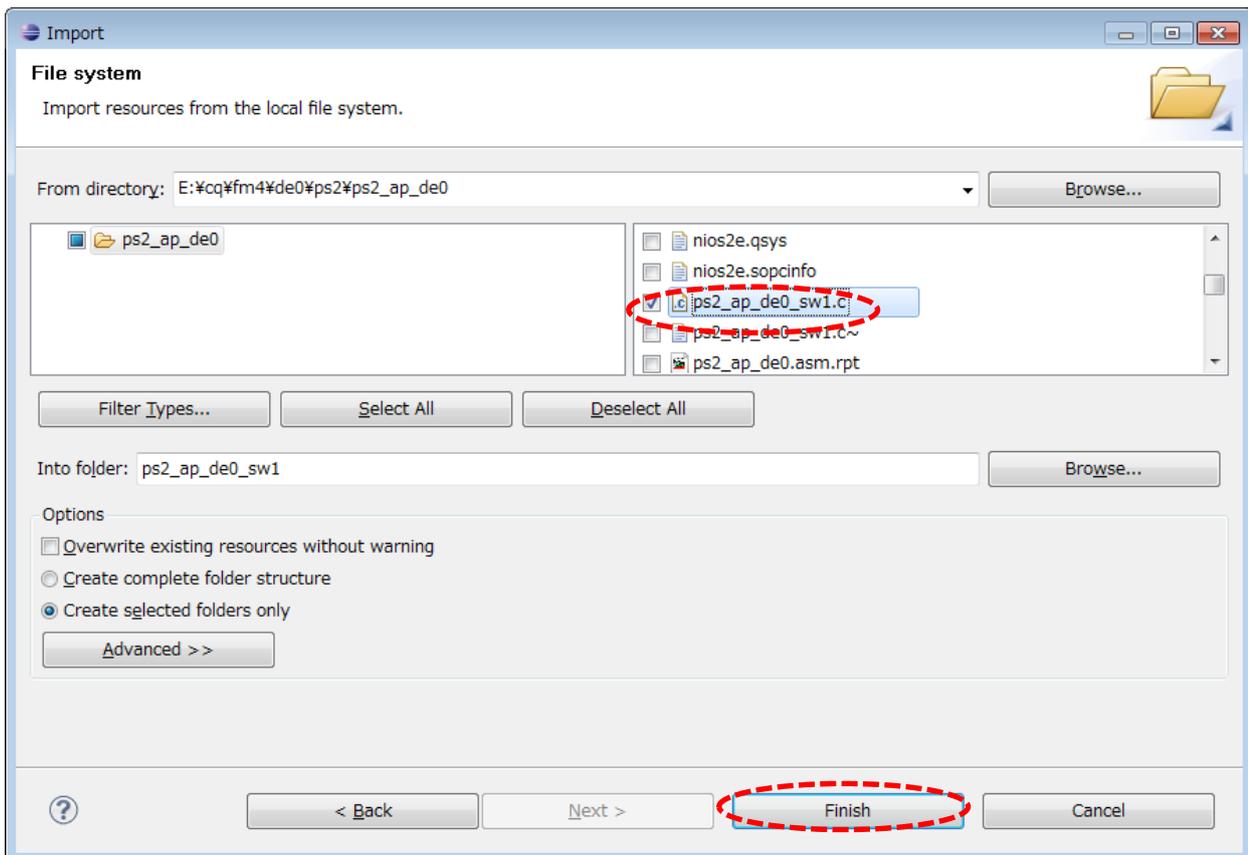
ps2_ap_de0_sw1 にある Hello_world_small.c の上でマウスの右ボタンを押して Delete を選択して、削除



ps2_ap_de0_sw1 の上でマウスの右ボタンを押して Import を選択

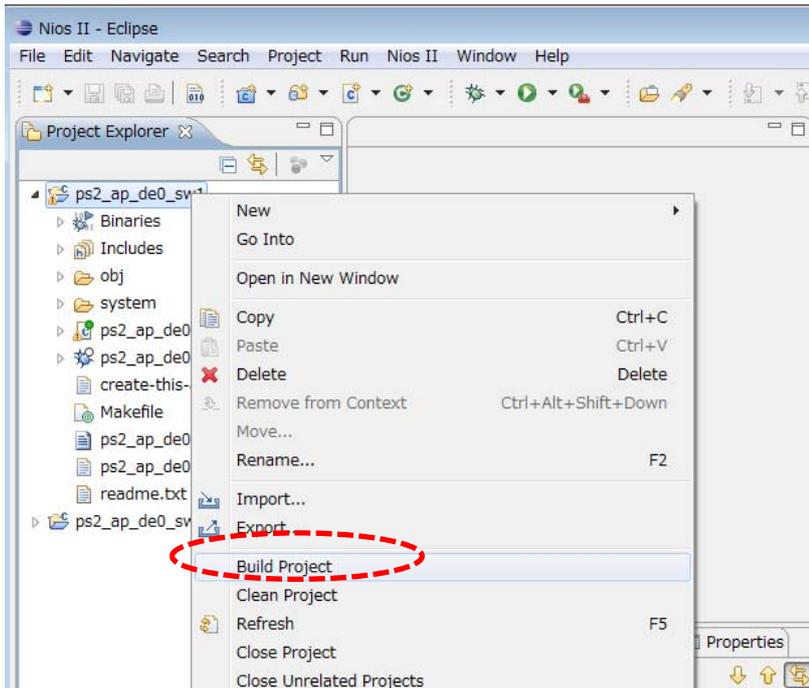


General→File System 選択, Next をクリック

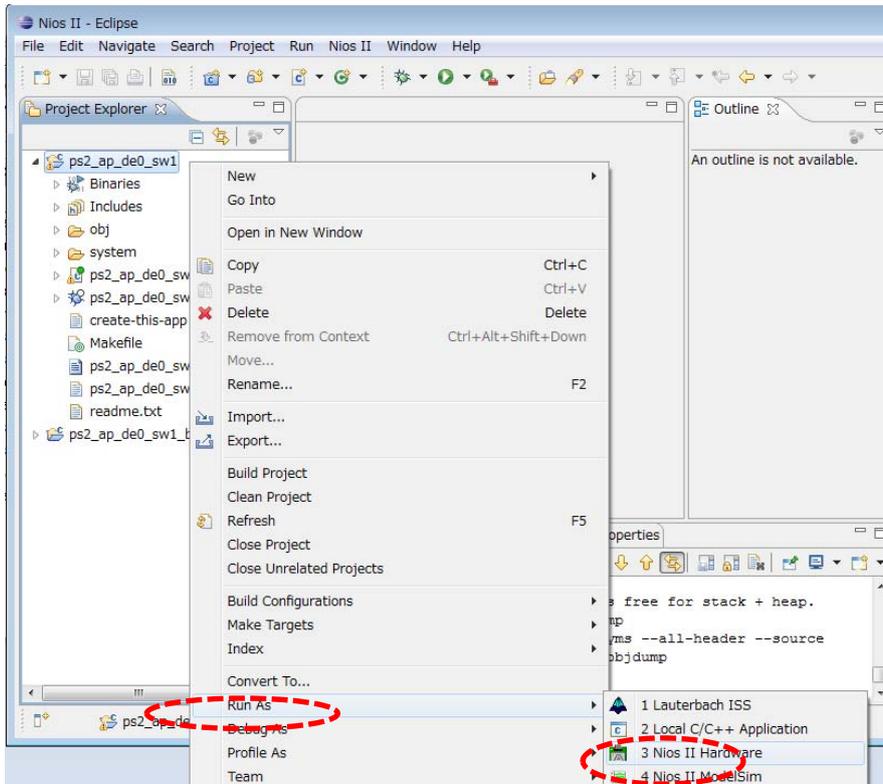


解凍データの ps2_ap_de0_sw1.c を選択, Finish をクリック





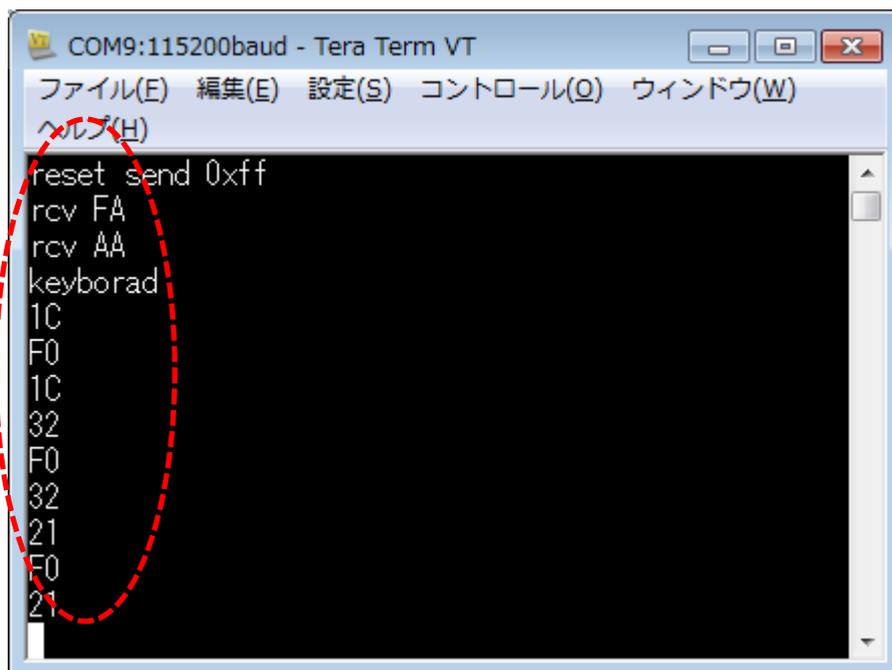
ps2_ap_sw1 でビルドを実行



DE0 でソフトウェア実行、ps2_ap_de0_sw1 上でマウス右ボタンを押す→Run As → NiosII Hardware
ソフトウェアの実行ファイルが書き込まれると DE0 が起動する。



ターミナルソフトに通信結果が表示されます。



キー入力の結果が表示されれば正常動作です。

以上で動作確認は終了です。